

СИСТЕМА МАЛЫХ ЭВМ

КОМПЛЕКС
ВЫЧИСЛИТЕЛЬНЫЙ

СМ1425

РУКОВОДСТВО
ПО ПРИМЕНЕНИЮ

А Н Н О Т А Ц И Я

Руководство содержит материал по применению нового вычислительного комплекса СМ1425, описание его архитектуры и системного интерфейса.

Приведены сведения о типовых комплексах, возможностях их расширения дополнительными устройствами, а также требования к помещению, электропитанию и другая информация.

Приведенная информация является рекламной и ссылка на нее в официальных документах запрещена.

1. НАЗНАЧЕНИЕ И ОБЛАСТЬ ПРИМЕНЕНИЯ

Вычислительный комплекс СМ1425 (ВК СМ1425) является новой моделью семейства 16-разрядных универсальных малых ЭВМ, выпускаемых Киевским ПО "ЭЛЕКТРОНМАШ".

Программно совместимый с СМ1420, комплекс СМ1425 обладает большей производительностью, имеет существенно меньшие габариты, массу и потребляемую мощность.

Система команд СМ1425 включает команды СМ1420 и команды для организации дополнительного режима работы СУПЕРВИЗОР.

Наличие встроенных тестов, аппаратный загрузчик и микропрограммный эмулятор пульта управления обеспечивают удобство обслуживания комплекса.

Вместо ОБЩЕЙ ШИНЫ - системного интерфейса предыдущих моделей, в комплексе СМ1425 применен 22-разрядный магистральный параллельный интерфейс (МПИ).

СМ1425 оснащен современной периферией с высокими техническими характеристиками. Широкое применение больших интегральных схем позволило резко уменьшить размеры электронных устройств. Компактность и низкая стоимость комплекса приближают его к классу микро-ЭВМ.

Комплекс СМ1425 предназначен для применения в системах сбора, подготовки и обработки данных, в информационно-справочных системах, в системах автоматизации научно-технических и экономических расчетов, в системах управления производством, в сетях ЭВМ.

2. А Р Х И Т Е К Т У Р А

Архитектура комплекса СМ1425 является развитием архитектуры СМ1420. При этом сохраняется программная совместимость снизу вверх и обеспечиваются следующие дополнительные возможности:

три режима работы процессора (ЯДРО, СУПЕРВИЗОР, ПОЛЬЗОВАТЕЛЬ);

два набора регистров диспетчера памяти для каждого из режимов работы, дающие возможность смещения области команд и области данных в каждом режиме, что обеспечивает увеличение в два раза объема адресуемой виртуальной памяти;

два набора общих регистров, позволяющие более эффективно осуществлять переход с одной программы на другую;

аппаратный механизм программных запросов на прерывание;

обеспечение блочной передачи данных при прямом доступе к памяти;

дополнительные команды (TSTSET, WRTLK, SPL, CSM, MFPT).

Комплекс обеспечивает мультипрограммную работу в режиме реального времени, деления времени и в пакетном режиме.

Центральным звеном СМ1425 является процессор, который осуществляет обработку данных, управление вычислительным процессом и вводом-выводом.

В процессоре имеется две группы 16-разрядных регистров общего назначения, которые могут использоваться как накопители, индексные регистры, указатели адресов или как указатели стеков для временного хранения данных. В любой конкретный момент времени программисту доступна только одна группа регистров R0...R5 или R0'...R5' соответственно при PSW[11] равном 0 или 1.

РЕГИСТРЫ ОБЩЕГО НАЗНАЧЕНИЯ

Набор регистров представлен на рис. 1.

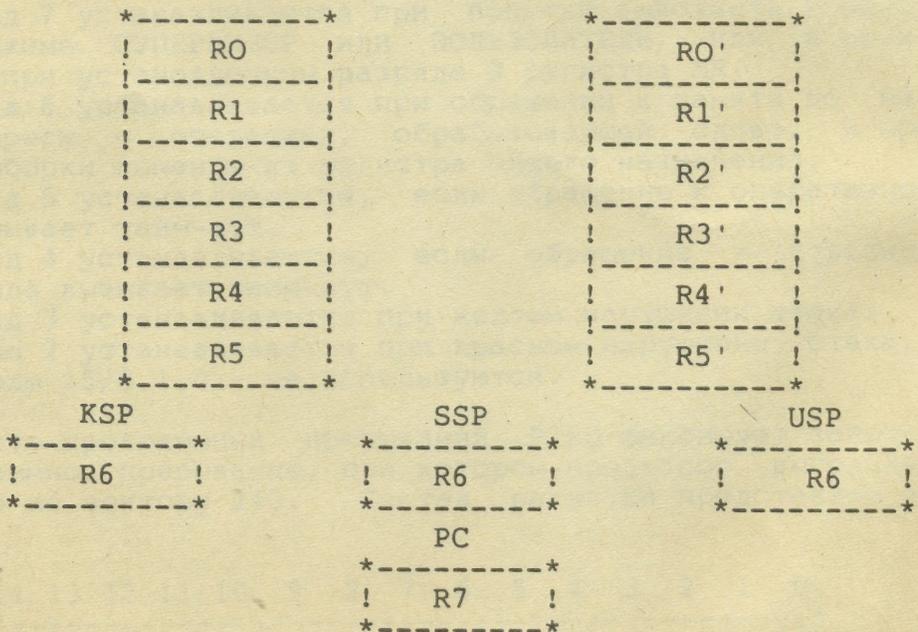


Рис. 1

Регистры R6 и R7 имеют специальное назначение.

Регистр R7 используется в качестве программного счетчика команд и содержит адрес очередной команды.

Регистры R6 используются как указатели аппаратных стеков. Каждый режим использует свой собственный указатель аппаратного стека:

регистр KSP используется как указатель аппаратного стека в режиме ЯДРО;

регистр SSP используется как указатель аппаратного стека в режиме СУПЕРВИЗОР;

регистр USP используется как указатель аппаратного стека в режиме ПОЛЬЗОВАТЕЛЬ.

При организации аппаратного стека программист должен установить в SP первоначальное значение адреса, по которому выполняется запись или выборка информации. Аппаратный стек используется только для хранения слов.

В качестве указателя стека можно использовать любой из регистров общего назначения. С помощью этих регистров программист может организовать стеки, состоящие как из слов так и из байтов.

В режиме ЯДРО предусмотрена аппаратная защита зоны векторов прерываний. Если при обращении к памяти по указателю стека KSP формируется виртуальный адрес меньше 400, фиксируется желтое нарушение стека. При этом выполнение команды завершается, затем выполняется прерывание по вектору 4.

Красное нарушение стека обрабатывается, если при записи в стек во время выполнения прерывания возникает нарушение, вызывающее прекращение операции. При этом производится прерывание по вектору 4, причем для стека используется область ОП с адресами 2 и 0.

Внешние устройства не имеют доступа к регистрам общего назначения.

РЕГИСТРЫ УПРАВЛЕНИЯ СИСТЕМОЙ

Набор регистров представлен на рис. 2.

17777776	!	PSW	!	17777546	!	LTC	!
	*		*		*		*
17777766	!	CPUERR	!	17777750	!	MR	!
	*		*		*		*
17777772	!	PIRQ	!				
	*		*				*

Рис. 2

Слово состояния процессора PSW содержит информацию о текущем состоянии процессора и определяет режим его работы. Состав PSW представлен на рис. 3.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
!	!	!	!	!	!	!	!	!	!	!	!	!	!	!	!
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

Рис. 3

Разряды 15,14 содержат информацию о текущем режиме процессора, а разряды 13,12 - о предыдущем режиме процессора:

- 00 - режим ЯДРО;
- 01 - режим СУПЕРВИЗОР;
- 11 - режим ПОЛЬЗОВАТЕЛЬ.

Разряд 11 выбирает группу регистров общего назначения. При PSW[11]=0 выбирается группа R0...R5, при PSW[11]=1 - группа R0'...R5.

Разряды 10,9,8 - не используются.

Разряды 7/5 определяют текущий уровень приоритета процессора. Процессору может быть присвоен один из восьми уровней приоритета.

Разряд 4 является разрядом слежения. Он устанавливается программистом. Если перед выполнением команды этот разряд установлен в единицу, то после выполнения команды происходит внутреннее прерывание по вектору 14.

Разряды 3/0 содержат признаки условий, которые характеризуют результат последней операции в процессоре:

N =1 - результат отрицательный;

Z =1 - результат равен нулю;

V =1 - при получении результата произошло арифметическое переполнение;

C =1 - при получении результата произошел перенос из старшего разряда.

Регистр ошибок процессора CPUERR фиксирует признаки ошибок, при которых процессор выполняет прерывание по вектору 4. Состав CPUERR представлен на рис. 4.

```

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0
*-----*
! 0! 0! 0! 0! 0! 0! 0! 0! ! ! ! ! ! ! 0! 0!
*---!---!---!---!---!---!---!---!---!---!---!---!---!---*

```

Рис. 4

Разряд 7 устанавливается при попытке выполнить команду HALT в режиме СУПЕРВИЗОР или ПОЛЬЗОВАТЕЛЬ, или в режиме ЯДРО при установленном разряде 3 регистра MR.

Разряд 6 устанавливается при обращении к памяти по нечетному адресу с операцией, обрабатывающей слово, и при попытке выборки команды из регистра общего назначения.

Разряд 5 устанавливается, если обращение к оперативной памяти вызывает тайм-аут.

Разряд 4 устанавливается, если обращение к странице ввода/вывода вызывает тайм-аут.

Разряд 3 устанавливается при желтом нарушении стека.

Разряд 2 устанавливается при красном нарушении стека.

Разряды 15/8,1,0 - не используются.

Регистр программных прерываний PIRQ фиксирует запросы на программное прерывание, при котором процессор выполняет прерывание по вектору 240. Состав регистра представлен на рис. 5.

```

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0
*-----*
! 7! 6! 5! 4! 3! 2! 1! 0! ! ! ! 0! ! ! ! 0!
*---!---!---!---!---!---!---!---!---!---!---!---!---!---*

```

Рис. 5

Каждый из разрядов регистра PIRQ[15/9] устанавливает запрос на прерывание с уровнем соответственно 7/1. В разрядах 7/5 и 3/1 аппаратно устанавливается закодированное значение самого приоритетного из установленных запросов.

Разряды 8,4,0 - не используются.

Регистр таймера LTC управляет реакцией процессора на сигнал интерфейса BEVNTL. В регистре используется только разряд 6. Если разряд 6 установлен, BEVNTL вызывает прерывание с уровнем приоритета 6. Адрес вектора прерывания - 100.

Регистр обслуживания MR обеспечивает задание варианта завершения процедуры включения питания и варианта реакции на команду HALT. Кроме того, регистр отражает состояние источника питания, наличие ускорителя операций с плавающей запятой и содержит адрес начальной загрузки. Состав регистра представлен на рис. 6.

```

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0
*-----*
! ! ! ! ! 0! 0! 0! ! ! ! ! ! ! ! ! !
*---!---!---!---!---!---!---!---!---!---!---!---!---!---!---*

```

Рис. 6

Разряды 15/12 определяют старшие разряды адреса начальной загрузки. Код в разрядах устанавливается аппаратно пользователем, считывается при коде 11 в разрядах 1,2.

Разряд 8 устанавливается, если в состав процессора входит ускоритель команд с плавающей запятой.

Код 0001 в разрядах 7/4 определяет тип процессора BK CM1425.

Разряд 3 определяет вариант выполнения команды HALT в режиме ЯДРО. Если разряд установлен, происходит прерывание по вектору 4, если сброшен - процессор переходит в режим эмулятора пульта. (В режимах ПОЛЬЗОВАТЕЛЬ и СУПЕРВИЗОР команда HALT также вызывает прерывание по вектору с адресом 4).

Разряды 2,1 определяют один из четырех возможных вариантов завершения режима включения питания для процессора:

00 - PC<--(24), PSW<--(26) - переход на программу обслуживания прерывания;

01 - переход в режим эмулятора пульта, PSW:=0;

10 - PC=173000, PSW:=340;

11 - переход по адресу загрузчика MR[15/12], PSW:=340.

Разряд 0 устанавливается, если установлен сигнал интерфейса VERACL (питание в норме).

Разряды 11/9 - не используются.

РЕГИСТРЫ С ПЛАВАЮЩЕЙ ЗАПЯТОЙ

Набор регистров представлен на рис. 7.

```
*-----*           *-----*           *-----*
!  FPSW  !           !   FEC   !           !   FEA   !
*-----*           *-----*           *-----*
```

Аккумуляторы с плавающей запятой

```
*-----*
!         AC 0         !
!-----!
!         AC 1         !
!-----!
!         AC 2         !
!-----!
!         AC 3         !
!-----!
!         AC 4         !
!-----!
!         AC 5         !
!-----!
*-----*
```

Рис. 7

Регистр состояния FPSW обеспечивает управление режимом выполнения операций с ПЗ, прерыванием программ с ПЗ и хранение кода условий, формируемого командами с ПЗ. Состав FPSW представлен на рис. 8.

```
15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0
*-----*
!FER!FID!0 !0 !FIUV!FIU!FIV!FIC!FD!FL!FT!0 !FN!FZ!FV!FC!
*-----*
```

Рис. 8

FER - признак ошибки ПЗ.

FID - маска запрета прерываний (FID=1 - все программные прерывания запрещены).

FIUV - маска прерывания по неверным данным (FIUV=1 - прерывание разрешено).

FIU - маска прерывания по исчезновению порядка (FIU=1 - прерывание разрешено).

FIV - маска прерывания по переполнению порядка (FIV=1 - прерывание разрешено).

FIC - маска прерывания по ошибке преобразования числа с ПЗ в число с ФЗ (FIC=1 - прерывание разрешено).

FD - формат чисел с ПЗ (FD=1 - формат высокой точности, FD=0 - формат обычной точности).

FL - формат чисел с ФЗ (FL=1 - длинный формат, FL=0 - короткий формат).

FT - признак запрета округления результата (FT=1 - результат не округляется).

FN - признак отрицательного результата (FN=1 - результат отрицательный).

FZ - признак нулевого результата (FZ=1 - результат равен нулю).

FV - признак переполнения порядка результата (FV=1 - переполнение).

FC - признак переноса из старшего разряда (FC=1 - пере-

нос есть).

Регистры FEC и FEA используются для фиксации состояния при программных прерываниях с ПЗ, которые обрабатываются через вектор 244.

Регистр кода прерывания FEC - 4-х разрядный регистр, в который заносится восьмеричный код прерывания, вызванного одной из шести возможных ситуаций:

- 2 - несуществующий код команды или несуществующий режим адресации;
- 4 - деление на 0;
- 6 - ошибка преобразования из ПЗ в ФЗ;
- 10 - переполнение порядка;
- 12 - исчезновение порядка;
- 14 - неверные данные.

Регистр адреса прерывания FEA содержит адрес команды, вызвавшей прерывание.

Аккумуляторы AC0/AC5 - 64-х разрядные регистры, адресуются командами с ПЗ и используются для вычислений, хранения и передачи данных.

ВСТРОЕННЫЕ ТЕСТЫ

Процессор имеет ПЗУ емкостью 8К 16-разрядных слов (две ИМС 8x8 Кбит) для размещения программ встроенных тестов, программ-загрузчиков и вспомогательных программ.

Назначение встроенных тестов - самотестирование процессора и памяти по включению питания, дополнительное тестирование связей устройств внешней памяти и консольного терминала с процессором и оперативной памятью.

Программы-загрузчики обеспечивают начальную загрузку программ с устройств внешней памяти.

Вспомогательные программы обеспечивают диалог с оператором.

Для управления встроенными тестами и индикации результатов их прохождения используются регистры BCR и BDR и консольный видеотерминал. Регистр BCR только читается, регистр BDR только пишется. Оба регистра имеют на шине один и тот же адрес - 17777524.

BCR - 16-разрядный регистр управления загрузчика. Разряды 8/15 не используются. Значение BCR[0/7] определяется состоянием восьми переключателей на плате пульта диагностики, задающих режимы работы тестов согласно табл. 1.

BDR - регистр индикации загрузчика. Значение разрядов 0/5 высвечивается шестью светодиодами на плате пульта диагностики.

ПЗУ емкостью 8 Кслов адресуются через две области адресов по 256 слов каждая: 177773000...17773777 и 17765000...17765777, которые называются соответственно "окно 173000" и "окно 165000".

Для доступа ко всему объему ПЗУ через эти два окна используется регистр управления выбором слоя PCR. Этот регистр только записывается. Его адрес на шине - 17777522. Состав регистра PCR представлен на рис. 9.

Таблица 1

Разряды BCR								Функция
7	6	5	4	3	2	1	0	
0	0	0	U	U	U	U	U	Управление загрузкой !<-- выбор устройства -->!
1	x	x	x	x	x	x	x	Заикливание части ! проверки
x	x	1	0	0	1	1	1	Останов по концу ! цикла
x	1	x	x	x	x	x	x	Останов по началу ! проверки
x	x	1	0	0	0	0	0	Включение теста по- ! следовательного ка- ! нала
								Включение тестов ! терминала:
x	x	1	0	0	0	0	1	! тест вывода символа
		1	0	0	0	1	0	! тест ввода/вывода ! символа
		1	0	0	0	1	1	! тест вывода/ввода ! символа
		1	0	0	1	0	0	! тест регистров при- ! емника RBUF, RCSR

Примечание: x - значение разряда безразлично.

15	9	8	7	1	0
*	*	*	*	*	*
! Номер слоя для окна !	! Номер слоя для окна !	!	!	!	!
! 173000	!	!	! 165000	!	!
*	*	*	*	*	*

Рис. 9

При обращении к области адресов шины от 177773000 до 17773777 адрес ячейки ПЗУ формируется из битов PCR[15/9] (старшие разряды адреса ПЗУ) и битов 8/1 адреса шины (младшие разряды адреса ПЗУ).

При обращении к области адресов шины 177765000...17765777 адрес ячейки ПЗУ формируется из битов PCR[7/1] и битов [8/1] адреса шины.

Разряд 0 адреса шины используется при чтении ПЗУ в байтовых операциях. Физически разряд 0 соответствует выбору одной из двух ИМС.

Старшие разряды адреса ПЗУ, формируемые по PCR, называются номером слоя (семь разрядов позволяют адресовать 128 слоев), а младшие разряды адреса - адресом ячейки в слое.

Так как регистр PCR читается всегда нулями, определить содержимое разрядов PCR[15/9] и PCR[7/1] можно, прочитав ячейки 17773774 и 17765774 соответственно в каждом слое.

При самотестировании в случае обнаружения ошибки выдается сообщение на экран консольного терминала. На светодиодах диагностического пульта индицируется номер выполнявшейся проверки.

Тесты ПЗУ обладают диагностическими свойствами (простота зацикливания, наличие синхромипульса в цикле и т.д.) и могут быть использованы для поиска неисправности процессора.

В ПЗУ есть также тесты проверки оперативной памяти.

СИСТЕМА КОМАНД

Режимы адресации

В процессоре используется 12 режимов адресации. Код режима адресации указывается в команде.

8 режимов адресации приведены в табл. 2.

Регистр R7 (PC) может быть использован в любом режиме адресации. Но на практике имеет смысл использование его только в четырех режимах, показанных в табл. 3.

Таблица 2

Код	Мнемо-ника	Название	Режим
000	R	Регистровый	Содержимое регистра является операндом.
010	(R)+	Автоувеличение	Содержимое регистра используется как адрес операнда, а затем увеличивается на единицу или два.
100	-(R)	Автоуменьшение	Содержимое регистра уменьшается на единицу или два, а затем используется как адрес операнда.
110	X(R)	Индексный	Содержимое регистра суммируется со значением индекса X, находящимся в следующем слове команды. Полученная сумма является адресом операнда.
001	@R или (R)	Косвенный регистровый	Содержимое регистра является адресом операнда.
011	@(R)+	Косвенный с автоувеличением	Содержимое регистра используется как адрес адреса операнда, а затем увеличивается на два.
101	@-(R)	Косвенный с автоуменьшением	Содержимое регистра уменьшается на два, затем используется как адрес адреса операнда.
111	@X(R)	Косвенный индексный	Содержимое регистра суммируется со значением X, находящимся в следующем слове команды. Сумма является адресом адреса операнда.

Таблица 3

Код	Мнемоника	Название	Режим
010	#n	Непосредственный	Содержимое ячейки, следующей за первым словом команды, является операндом.
011	@#A	Абсолютный	Содержимое ячейки A, следующей за первым словом команды, является адресом операнда.
110	A	Относительный	Содержимое ячейки, следующей за первым словом команды, суммируется с содержимым РС. Полученная сумма A является адресом операнда.
111	@A	Косвенно-относительный	Содержимое ячейки, следующей за первым словом команды, суммируется с содержимым РС. Полученная сумма A является адресом операнда.

Команды с фиксированной запятой (ФЗ)

При описании команд с ФЗ используются следующие обозначения:

- OP - код команды;
- OFF - смещение в командах перехода;
- DM - режим адресации приемника;
- DR - номер регистра общего назначения приемника;
- SM - режим адресации источника;
- SR - номер регистра общего назначения источника;
- R - номер регистра общего назначения;
- (R) - содержимое регистра общего назначения;
- (xxx) - содержимое xxx;
- DD или DST - адрес приемника;
- SS или SRC - адрес источника;
- & - функция "И" (логическое умножение);
- TEMP - внутренний регистр процессора;
- V - функция "ИЛИ" (логическое сложение);
- ⊕ - функция "ИСКЛЮЧАЮЩЕЕ ИЛИ" (сложение по модулю 2);
- ¬ - функция "НЕ" (инверсия);
- <-- - "СТАНОВИТСЯ";
- (SP)+ - выборка из стека;
- (SP) - запись в стек;
- N - разряд признака отрицательного числа в слове состояния;

Z - разряд признака нуля в слове состояния;

V - разряд признака переполнения в слове состояния;

C - разряд признака переноса в слове состояния;

Все команды ФЗ с учетом выполняемых действий и используемых форматов разбиты на группы:

одноадресные команды, двухадресные команды, команды ветвлений, команды перехода и работы с подпрограммой, команды прерываний, команды изменения признаков, прочие команды управления программой.

Форматы команд показаны на рис. 10...15.

Байтовые команды имеют те же формат, алгоритм, описание, установку признаков, что и соответствующие команды, оперирующие со словами. В байтовых командах с регистровой адресацией обрабатывается только младший байт адресуемого регистра. Исключение составляют команды MOV, MFPC, при выпо-

лении которых знак операнда расширяется в старшие 15/8 разряды регистра-приемника.

Одноадресные команды (рис. 10) выполняют действия над одним операндом, в разрядах 5/0 задается адрес приемника (DM, DR) или адрес источника (SM, SR).

Двухадресные команды обычно выполняют действия над двумя операндами и адресуют источник и приемник. В формате, приведенном на рис. 11-а), поля DM, DR адресуют приемник, а поля SM, SR - источник. На рис. 11-б) показан формат двухадресной команды, в котором разряды 5/0 задают адрес источника или приемника, второй операнд всегда находится в регистре общего назначения, задаваемом полем R.

В командах ветвления (рис. 12) в поле OFF задается смещение со знаком, которое определяет адрес ветвления относительно значения счетчика команд PC при выполнении условия ветвления.

В формате команд EMT, TRAP (рис. 13) в поле UC записывается код пользователя, определяющий подпрограмму перехода.

Нульадресные команды (рис. 14-а) содержат в поле команды только код операции.

В командах изменения признаков (рис. 14-б) в разрядах 3/0 указывается, какие из разрядов текущего слова состояния PSW, содержащие признаки, необходимо сбросить (если четвертый разряд команды равен нулю) или установить в единицу (если четвертый разряд команды равен единице).

В команде RTS (рис. 15-а) в разрядах 2/0 указывается адрес регистра связи, который содержит адрес возврата.

В команде MARK (рис. 15-б) в поле NN указывается величина, на которую должен быть сокращен стек для приведения его в исходное состояние.

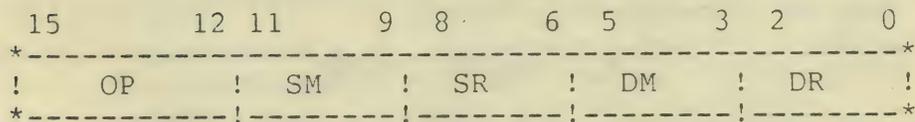
В команде SOB (рис. 15-с) в шести младших разрядах (NN) указывается величина смещения для определения адреса при переходе по счетчику. В поле R указывается регистр, в котором организован счетчик.

Формат одноадресных команд

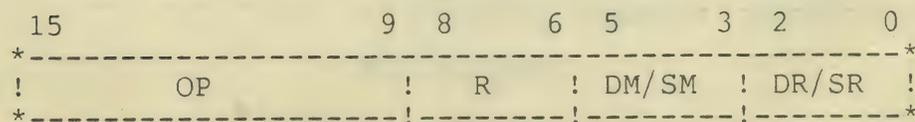


Рис. 10

Формат двухадресных команд



а) общий формат



б) формат команд с регистрами-приемниками

Рис. 11

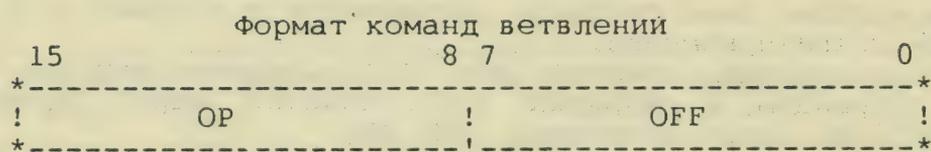


Рис. 12

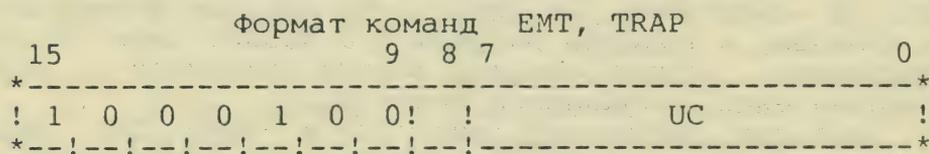
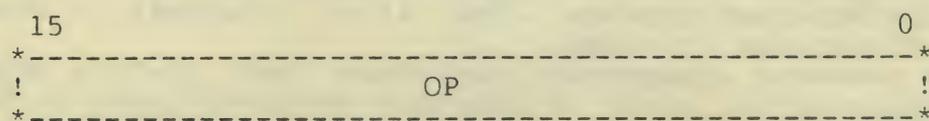
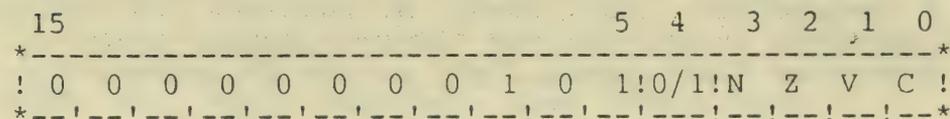


Рис. 13

Форматы нульадресных команд и команд изменения признаков

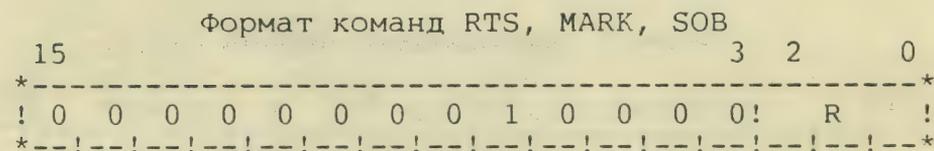


а) RTI, BPT, IOT, RTT, MFPT

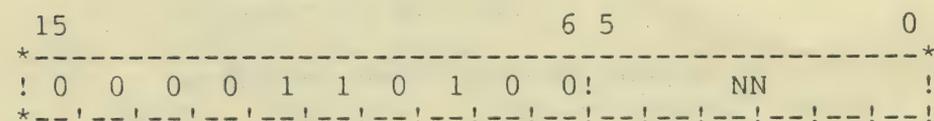


б) команды изменения признаков

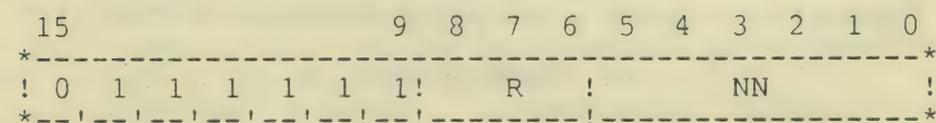
Рис. 14



а) команда RTS



б) команда MARK



с) команда SOB

Рис. 15

Перечень команд с ФЗ приведен в табл. 4.

Дополнительная буква (В) к мнемоническому обозначению означает байтовую операцию. Коды байтовых операций приведены в скобках.

В графе "Признаки условий" применены следующие обозначения:

* - признак устанавливается/сбрасывается в зависимости от результата выполнения команды;

- - признак не изменяется;

0 - признак устанавливается в ноль;

1 - признак устанавливается в единицу.

Таблица 4

Обозначение и код команды	Наименование	Алгоритм	Признаки условий			
			N	Z	V	C

Одноадресные команды						
CLR(B) 0050DD (1050DD)	Очистка	(DST) <-- 0	0	1	0	0
COM(B) 0051DD (1051DD)	Инвертирование	(DST) <-- ¬(DST)	*	*	0	1
INC(B) 0052DD (1052DD)	Прибавление единицы	(DST) <-- (DST)+1	*	*	*	-
DEC(B) 0053DD (1053DD)	Вычитание единицы	(DST) <-- (DST)-1	*	*	*	-
NEG(B) 0054DD (1054DD)	Изменение знака	(DST) <-- -(DST)	*	*	*	*
TST(B) 0057DD (1057DD)	Проверка	(DST) <-- (DST)	*	*	0	0
ASR(B) 0062DD (1062DD)	Арифметический сдвиг вправо		*	*	*	*
ASL(B) 0063DD (1063DD)	Арифметический сдвиг влево		*	*	*	*
ROR(B) 0060DD (1060DD)	Циклический сдвиг вправо		*	*	*	*
ROL(B) 0061DD (1061DD)	Циклический сдвиг влево		*	*	*	*
SWAB 0003DD	Перестановка байтов	байт1 <-- байт0	*	*	0	0
ADS(B) 0055DD	Прибавление переноса	(DST) <-- (DST)+(C)	*	*	*	*

Продолжение табл. 4

Обозначение и код команды	Наименование	Алгоритм	Признаки условий			
			N	Z	V	C
(1055DD)						
SBC(B) 0056DD (1056DD)	Вычитание переноса	(DST) <-- (DST) - (C)	*	*	*	*
MTPS 1064SS	Запись PSW	PSW[7/0] <-- (SRC)	*	*	*	*
MFPI 0065SS MFPD (1065SS)	Пересылка из области памяти команд или данных предыдущего режима	TEMP <-- (SRC); -(SP) <-- (TEMP)	*	*	0	-
MTPI 0066DD MTPD (1066DD)	Пересылка в область памяти команд или данных предыдущего режима	TEMP <-- (SP)+; (DST) <-- (TEMP)	*	*	0	-
SXT 0067DD	Распространение знака	(DST) <-- 0 \ 177777	-	*	0	-
MFPS 1067DD	Чтение PSW	(DST) <-- PSW[7/0]	*	*	0	-
TSTSET 0072DD	Проверка приемника и установка младшего разряда	R0 <-- (DST); (DST) <-- (DST) \ 000001	*	*	0	*
WRTLCK 0073DD	Запись с блокировкой шины	(DST) <-- (R0)	*	*	0	-
ДВУХАДРЕСНЫЕ КОМАНДЫ						
MOV(B) 01SSDD (11SSDD)	Пересылка	(DST) <-- (SRC)	*	*	0	-
CMP(B) 02SSDD (12SSDD)	Сравнение	(SRC) - (DST)	*	*	*	*
ADD 06SSDD	Сложение	(DST) <-- (DST) + (SRC)	*	*	*	*
SUB 16SSDD	Вычитание	(DST) <-- (DST) - (SRC)	*	*	*	*
MUL 070RSS	Умножение	R, RV1 <-- (R) * (SRC)	*	*	0	*

Продолжение табл. 4

Обозначение и код команды	Наименование	Алгоритм	Признаки условий			
			N	Z	V	C
DIV 071RSS	Деление	$R, RV1 \leftarrow (R, RV1 / (SRC))$	*	*	*	*
ASH 072RSS	Арифметический сдвиг	$R \leftarrow (R)$	*	*	*	*
ASHC 073RSS	Арифметический сдвиг двойного слова	$R, RV1 \leftarrow (R, RV1)$	*	*	*	*
BIT(B) 03SSDD (13SSDD)	Проверка разрядов	$(SRC) \& (DST)$	*	*	0	-
BIC(B) 04SSDD (14SSDD)	Очистка разрядов	$(DST) \leftarrow \neg(SRC) \& (DST)$	*	*	0	-
BIS(B) 05SSDD (15SSDD)	Логическое сложение	$(DST) \leftarrow (SRC) \vee (DST)$	*	*	0	-
XOR 074RDD	Исключающее "ИЛИ"	$(DST) \leftarrow (R) + (DST)$	*	*	0	-

КОМАНДЫ ВЕТВЛЕНИЙ

BR 000400	Ветвление безусловное					
BNE 001000	Ветвление если не равно нулю				Условие $Z=0$	
BEQ 001400	Ветвление если равно нулю				Условие $Z=1$	
BGE 002000	Ветвление если больше или равно нулю				Условие $N \oplus V=0$	
BLT 002400	Ветвление если меньше нуля				Условие $N \oplus V=1$	
BGT 003000	Ветвление если больше нуля				Условие $Z \vee (N \oplus V)=0$	
BLE 003400	Ветвление если меньше				Условие $Z \vee (N \oplus V)=1$	

Продолжение табл. 4

Обозначение и код команды	Наименование	Алгоритм	Признаки условий			
			N	Z	V	C
	или равно нулю					
BPL 100000	Ветвление если плюс		Условие N=0			
BMI 100400	Ветвление если минус		Условие N=1			
BHI 101000	Ветвление если больше		Условие C\Z=0			
BLOS 101400	Ветвление если меньше или равно		Условие C\Z=1			
BVC 102000	Ветвление если нет арифметичес- кого перепол- нения		Условие V=0			
BVS 102400	Ветвление если арифме- тическое пе- реполнение		Условие V=1			
BCC 103000	Ветвление если нет переноса		Условие C=0			
BHIS 103000	Ветвление если больше или равно		Условие C=0			
BCS 103400	Ветвление если перенос		Условие C=1			
BLO 103400	Ветвление если меньше		Условие C=1			

КОМАНДЫ ПЕРЕХОДА И РАБОТЫ
С ПОДПРОГРАММОЙ

JMP 0001DD	Безусловный переход	PC <--(DST)	-	-	-	-
JSR 004RDD	Обращение к подпрограмме	TEMP <--(DST); -(SP)<--(R); R<--(PC); PC <--(TEMP)	-	-	-	-
RTS 00020R	Возврат из подпрограммы	PC <--(R); R <-- -(SP)	-	-	-	-

Продолжение табл. 4

Обозначение и код команды	Наименование	Алгоритм	Признаки условий			
			N	Z	V	C
MARK 0064NN	Восстановление SP	SP<--(PC)+2*NN PC<--(R5) R5<--(SP)+	-	-	-	-
SOB 077RNN	Вычитание единицы и ветвление	R <--(R)-1; PC<--(PC)-2*NN; PC<--(PC) если Z=0	-	-	-	-
КОМАНДЫ ПРЕРЫВАНИИ						
EMT 104000- 104377	Командное прерывание для системных программ	!(SP)<--(PSW); !(SP)<--(PC); PC<--(30); PSW<--(32)				
TRAP 104400- 104777	Командное прерывание	!(SP)<--(PSW) !(SP)<--(PC); PC<--(34); PSW<--(36)				
BPT 000003	Командное прерывание для отладки	!(SP)<--(PSW); !(SP)<--(PC); PC<--(14); PSW<--(16)				
IOT 000004	Командное прерывание для ввода/вывода	!(SP)<--(PSW); !(SP)<--(PC); PC<--(20); PSW<--(22)				
RTI 000002	Возврат из прерывания	PC<--(SP)+; PSW<--(SP)+				
RTT 000006	Возврат из прерывания с запретом слежения	PC<--(SP)+; PSW<--(SP)+				
КОМАНДЫ ИЗМЕНЕНИЯ ПРИЗНАКОВ						
NOP 000240	Нет операции!		-	-	-	-
CLC 000241	Очистка C		-	-	-	0
CLV 000242	Очистка V		-	-	0	-
CLZ 000244	Очистка Z		-	0	-	-
CLN 000250	Очистка N		0	-	-	-
CCC 000257	Очистка N, Z, V, C		0	0	0	0

Продолжение табл. 4

Обозначение и код команды	Наименование	Алгоритм	Признаки условий			
			N	Z	V	C
SEC 000261	Установка C		-	-	-	1
SEV 000262	Установка V		-	-	1	-
SEZ 000264	Установка Z		-	1	-	-
SEN 000270	Установка N		1	-	-	-
SCC 000277	Установка N, Z, V, C		1	1	1	1
ПРОЧИЕ КОМАНДЫ УПРАВЛЕНИЯ ПРОГРАММОЙ						
HALT 000000	Останов		-	-	-	-
WAIT 000001	Ожидание		-	-	-	-
RESET 000005	Сброс внешних устройств		-	-	-	-
SPL 00023N	Установка уровня приоритета	PSW[7/5] <-- N	-	-	-	-
CSM 0070DD	Вызов СУПЕРВИЗОРА	(SP) СУПЕРВИЗОРА <-- текущий (SP) TEMP[15/4] <-- PSW[15/4]; TEMP[3/0] <-- 0; PSW[13/12] <-- PSW[15/14]; PSW[15/14] <-- 01; PSW[4] <-- 0 -(SP) <-- (TEMP); -(SP) <-- (PC); -(SP) <-- (DST) PC <-- (10)	-	-	-	-
MFPT 000007	Запись типа процессора	R0 <-- N	-	-	-	-

Команды с плавающей запятой (ПЗ)

При описании команд с ПЗ используются следующие обозначения:

1) (XXXX) - содержимое XXXX;

- 2) $A := (B)$ - A присваивается значение содержимого B;
 3) $<=$ - меньше или равно;
 4) $<$ - меньше;
 5) $>$ - больше;
 6) $E(XXXX)$ - характеристика (экспонента) содержимого XXXX;
 7) $\setminus/$ - функция "ИЛИ";
 8) $*$ - умножение.

Числа с ПЗ представляются в двух форматах (рис. 16):
 формат обычной точности - 32 разряда;
 формат высокой точности - 64 разряда.

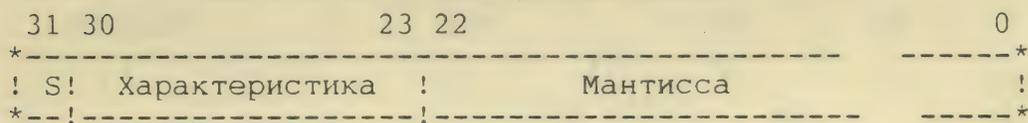
Старший разряд S отведен под знак числа (0 - плюс, 1 - минус).

Под характеристику отводят 8 разрядов. Характеристика содержит двоичный порядок, увеличенный на 200_8 . Характеристика, равная нулю, используется для представления нулевого числа с ПЗ, остальные значения характеристики от единицы до 377_8 представляют значения порядка от $(-177)_8$ до $(+177)_8$.

Мантисса числа с ПЗ всегда нормализована и старший разряд, равный единице, при хранении операндов в оперативной памяти опускается, а при вычислениях восстанавливается. Следовательно, длина мантиссы формата обычной точности - 24 разряда, а формата высокой точности - 56 разрядов. Как для положительных так и для отрицательных чисел мантисса представляется в прямом двоичном коде.

Отрицательный нуль считается неопределенным числом с ПЗ.

формат обычной точности (формат F)



формат высокой точности (формат D)

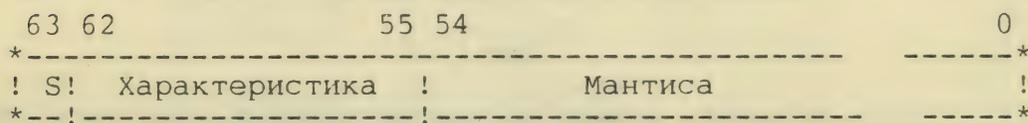


Рис. 16

Система команд с ПЗ включает полный набор команд с ПЗ, а также выполняет преобразование чисел с ПЗ в числа с ФЗ и наоборот. Числа с ФЗ представляются двух форматах: короткий - 16 разрядов, длинный - 32 разряда (рис. 17). S - знак числа (0 - плюс, 1 - минус).

Короткий формат (формат I)



минаются или загружаются.

Перечень команд с ПЗ приведен в табл. 5.

Обозначения в графе "Признаки условий" аналогичны обозначениям в соответствующей графе табл. 4.

Мнемоника команд высокой точности приведена в скобках < >.

таблица 5

Обозначение! Код команды! Формат	Наименование	Алгоритм	Признаки условий			
			FN	FZ	FV	FC
LDF, <LDD> 172 (AC+4) FSRC F1	Загрузка обыч- ной (высокой) точности	$AC := (FSRC)$	*	*	0	0
LDCFD, <LDCDF> 177 (AC+4) FSRC F1	Загрузка с пре- образованием из обычной (высо- кой) точности в высокую (обыч- ную)	$AC := CXY(FSRC)$	*	*	*	0
ADDF, <ADDD> 172 AC FSRC F1	Сложение обыч- ной (высокой) точности	$(AC) + (FSRC) = SUM$	*	*	*	0
SUBF, <SUBD> 173 AC FSRC F1	Вычитание обыч- ной (высокой) точности	$(AC) - (FSRC) =$ DIFF	*	*	*	0
MULF, <MULD> 171 AC FSRC F1	Умножение обыч- ной (высокой) точности	$PROD = (AC) *$ $(FSRC)$	*	*	*	0
MODF, <MODD> 171 (AC+4) FSRC F1	Умножение и вы- деление целого числа обычной (высокой) точ- ности	$PROD = (AC) *$ $(FSRC) = N + G$	*	*	*	0
DIVF, <DIVD> 174 (AC+4) FSRC F1	Деление обычной (высокой) точ- ности	$(AC) / (FSRC) =$ QUOT	*	*	*	0
CMPF, <CMPD> 173 (AC+4) FSRC F1	Сравнение обыч- ной (высокой) точности	$(FSRC) - (AC)$	*	*	0	0
CLRF, <CLRD> 1704 FDST F2	Очистка обычной (высокой) точ- ности	FDST := 0	0	1	0	0

Продолжение табл. 5

Обозначение! Код команды! Формат	Наименование	Алгоритм	Признаки условий			
			FN	FZ	FV	FC
TSTF, <TSTD> 1705 FDST F2	Проверка и установка обычной (высокой) точности	Установка в FPS признаков условий в соответствии с содержанием FDST	*	*	0	0
ABSF, <ABSD> 1706 FDST F2	Запись положительная обычной (высокой) точности	Если (FDST) < 0, то FDST := -(FDST) Если (FDST) > 0, то FDST := (FDST) Если E (FDST) = 0, то FDST := 0	0	*	0	0
NEGF, <NEGD> 1707 FDST F2	Запись дополнительная обычной (высокой) точности	FDST := -(FDST)	*	*	0	0
STF, <STD> 174 AC FDST F1	Запись обычной (высокой) точности	FDST := (AC)	-	-	-	-
STCFI, STCFL 174 (AC+4) DST F3	Запись с преобразованием числа с ПЗ формата F в число с ФЗ формата I, L	DST := CXJ(AC), если -(JL+1) <= CXJ(AC) <= JL, иначе DST := 0, где JL равно $2^{15} - 1$ в формате I, $2^{31} - 1$ в формате L	*	*	0	*
<STCDI> <STCDL> 174 (AC+4) DST F3	Запись с преобразованием числа с ПЗ формата D в число с ФЗ формата I, L	то же	*	*	0	*
LDCIF, <LDCID> 177 AC SRC F3	Загрузка с преобразованием числа с ФЗ формата I в число с ПЗ формата F (D)	AC := CJX(SRC)	*	*	0	0
LDCLF, <LDCLD> 177 AC SCR F3	Загрузка с преобразованием числа с ФЗ формата L в число с ПЗ формата F (D)	то же	*	*	0	0
STCFD, <STCDF> 176 AC FDST	Запись с преобразованием из обычной (высо-	FDST := CXY(AC)	*	*	*	0

Продолжение табл. 5

Обозначение! Код команды! Формат	Наименование	Алгоритм	Признаки условий			
			FN	FZ	FV	FC
F1	!кой) точности !в высокую !(обычную)					
LDEXP 176 (AC+4) SRC F3	!Загрузка экспо- !ненты	$E(AC) := (SRC) + 200_8$	*	*	*	0
STEXP 175 AC DST F3	!Запись экспоне- !нты	$DST := E(AC) - 200_8$	*	*	0	0
LDFPS 1701 SRC F4	!Загрузка слова !состояния	$FPSW := (SRC)$	-	-	-	-
STFPS 1702 DST F4	!Запись слова !состояния	$DST := (FPSW)$	-	-	-	-
STST 1703 DST F4	!Запись регист- !ров прерывания	$DST := (FEC)$ $DST + 2 := (FEA)$	-	-	-	-
SETD 170011 F5	!Установка фор- !мата высокой !точности	$FD := 1$	-	-	-	-
SETF 1700001 F5	!Установка фор- !мата обычной !точности	$FD := 0$	-	-	-	-
SETL 170012 F5	!Установка длин- !ного формата !целых чисел	$FL := 1$	-	-	-	-
SETI 170002 F5	!Установка коро- !ткого формата !целых чисел	$FL := 0$	-	-	-	-
CFCC 170000 F5	!Перепись при- !наков условий	$C := FC$ $V := FV$ $Z := FZ$ $N := FN$				

2.1. СИСТЕМА ПРЕРЫВАНИЙ

В SM1425 применен многоуровневый стековый принцип прерываний. Число уровней прерываний ограничивается только глубиной стека в памяти. Возможны два вида прерываний: внешние и внутренние.

Внешние прерывания

Внешние прерывания инициируются устройствами ввода/вывода, подключенными к интерфейсу, и могут быть с прямым доступом в память и программными.

Имеется пять уровней приоритета для внешних прерываний: один - для прямого доступа к памяти (по линии BDMRL); четыре - для программных прерываний (по линиям BIRO4L-BIRO7L)

Для обработки внешних программных прерываний в комплексе реализована четырехуровневая непозиционная система прерываний.

Процессор рассматривается как устройство с изменяемым уровнем приоритета, который задается программно с помощью разрядов 7/5 слова состояния процессора PSW.

Прерывания с прямым доступом в память

В случае такого прерывания происходит передача управления магистралью интерфейса внешнему устройству, что делает возможной непосредственную передачу данных между внешними устройствами и памятью без участия процессора (прямой доступ).

Устройство, запрашивая магистраль, устанавливает запрос использования магистрали по прямому доступу - BDMRL. Процессор анализирует состояние линии запроса и выдает BDMGL - разрешение на использование магистрали после окончания текущего обмена или другого взаимодействия на магистрали.

Программные прерывания

Программные прерывания позволяют любому устройству ввода/вывода временно прервать выполнение текущей программы и направить работу процессора на обслуживание запрашивающего устройства.

При получении запроса по одной из линий BIROL процессор сравнивает приоритет запроса с собственным приоритетом. В случае, если приоритет запроса выше, процессор выдает сигнал разрешения передачи BIAKL по соответствующей линии после выполнения текущей команды и начинает выполнять процедуру прерывания.

Процессор принимает из устройства адрес вектора прерывания.

Вектор прерывания представляет собой две последовательные ячейки оперативной памяти, определяющие адрес подпрограммы обработки прерывания и состояние процессора.

Получив адрес вектора прерывания, процессор выполняет следующие действия:

запоминает в стеке текущее слово состояния процессора;
запоминает в стеке адрес очереди команд прерванной программы;

записывает в счетчик команд PC адрес программы обработки прерывания (первое слово вектора прерывания);

записывает в регистр слова состояния процессора второе слово вектора прерывания.

Внутренние прерывания

При обработке внутренних прерываний управление передается по адресу, записанному в векторе прерывания. В табл. 6 приведены векторы и причины прерываний процессора.

Таблица 6

! Адрес вектора прерывания!	Причина прерывания	!Выполнение те- !кушей команды
4	! Нечетная адресация	! Подавляется
	! Тайм-аут	! То же
	! Желтое нарушение стека	! Завершается
	! Красное нарушение стека	! Подавляется
	! Команда HALT	! См. стр. 7, рег. MR
10	! Несуществующий код команды	! Подавляется
	! Несуществующий режим адресации	! То же
	! Команда ВЫЗОВ СУПЕРВИЗОРА	!
	! CSM	!"
14	! Прерывание по T разряду PSW	! Завершается
	! Команда прерывания BPT	! То же
20	! Команда прерывания IOT	!"
24	! Нарушение в системе питания	!"
30	! Команда прерывания EMT	!"
34	! Команда прерывания TRAP	!"
114	! Ошибка по паритету при обращении к памяти	! Подавляется или завершается
240	! Маскируемые программные прерывания уровней 7/1 по содержимому регистра PIRQ[15/9]	! Завершается
244	! Исключительные ситуации команд с плавающей запятой: несуществующий код команды или несуществующий режим адресации;	! Подавляется
	! деление на нуль;	! То же
	! ошибка преобразования числа с ПЗ в число с ФЗ;	! Завершается
	! переполнение порядка;	! То же
	! исчезновение порядка;	!"
	! неверные данные	! Завершается
	!	! или
	!	! подавляется
250	! Ошибка диспетчера памяти	! Подавляется

2.2. СИСТЕМА ПАМЯТИ SM1425

Система памяти SM1425 состоит из оперативной памяти и быстродействующей буферной памяти (ББП).

В качестве оперативной памяти в типовом комплексе используется модуль оперативный запоминающий информационной емкостью 2 Мбайт или 0,5 Мбайт.

Оперативную память SM1425 можно представить как последовательность байтов или как последовательность двухбайтовых слов. младшему байту соответствует четный адрес, старшему - нечетный. минимальной адресуемой единицей оперативной памяти является байт, поэтому возможны обращения как к словам, так и к байтам.

Ячейки оперативной памяти и внешние устройства, имеющие в своем составе один или более адресуемых на интерфейсе регистров, в совокупности составляют единое адресное пространство комплекса.

В этом пространстве адреса 0 - 17757777 являются адресами ячеек оперативной памяти. Адреса 17760000 - 17777777 принадлежат странице ввода/вывода. Внутри этой страницы адреса в пределах 17777740 - 17777750 классифицируются как адреса регистров системы, а остальные - адресуют внутренние регистры процессора и регистры периферийных устройств.

16-разрядный формат слова, используемый в процессоре, позволяет адресовать пространство объемом 64 Кбайт. Для расширения адресного пространства до 4 Мбайт используется диспетчер памяти, входящий в состав процессора.

Диспетчер памяти

Диспетчер памяти преобразует 16-разрядный адрес программы (виртуальный адрес) в физический адрес.

Использование диспетчера памяти позволяет нескольким программам, имеющим одинаковые виртуальные адреса, одновременно находиться в оперативной памяти и выполняться с разделением во времени без предварительного перемещения при переходе от одной программы к другой.

Диспетчер памяти предоставляет следующие возможности для организации мультипрограммного режима работы:

динамическое перемещение адресов, при котором отдельные участки программы могут размещаться в различных областях оперативной памяти;

защиту памяти от несанкционированного доступа;

разделение памяти между различными программами.

В диспетчере памяти предусмотрены три вида преобразования адреса: 16-разрядное, 18-разрядное, 22-разрядное.

16-разрядное преобразование адреса выполняется при выключенном диспетчере. В этом случае виртуальным адресам младших 28 Кслов соответствуют такие же значения физических адресов. Виртуальные адреса старших 4 Кслов преобразуются в адреса страницы ввода/вывода.

18-разрядное преобразование выполняется, если диспетчер памяти включен (программно установлен в единицу нулевой разряд регистра состояния диспетчера MMR0) и состоит в том, что виртуальные адреса 32 Кслов отображаются в физические адреса 128 Кслов. Младшие 124 Кслов представляют собой адреса оперативной памяти, а старшие 4 Кслов соответствуют адресам страницы ввода/вывода.

22-разрядное преобразование виртуальных адресов осуществляется при включенном диспетчере памяти и программно установленном четвертом разряде регистра диспетчера MMR3. В этом случае 16-разрядный виртуальный адрес преобразуется в 22-разрядный физический, адресующий пространство в 2048 Кслов. Младшие 2044 Кслов соответствуют адресам оперативной памяти, старшие 4 Кслов являются адресами страницы ввода/вывода.

Диспетчер памяти содержит три набора регистров, используемых для преобразования адресов. Один набор используется программами в режиме ЯДРО, другой - в режиме СУПЕРВИЗОР, третий - в режиме ПОЛЬЗОВАТЕЛЬ.

Каждый из этих наборов содержит две группы по восемь пар регистров PAR/PDR. Одна группа регистров используется при обращениях в область данных, другая группа - при обращениях в область инструкций.

Адреса регистров PAR/PDR на интерфейсе следующие:

Режим ЯДРО

Область данных	Область инструкций
PAR: 17772360 - 17772376	17772340 - 17772356
PDR: 17772320 - 17772336	17772300 - 17772316

Режим СУПЕРВИЗОР

Область данных	Область инструкций
PAR: 17772260 - 17772276	17772240 - 17772256
PDR: 17772220 - 17772236	17772200 - 17772216

Режим ПОЛЬЗОВАТЕЛЬ

Область данных	Область инструкций
PAR: 17777660 - 17777676	17777640 - 17777656
PDR: 17777620 - 17777636	17777600 - 17777616

Регистры PAR имеют 16 значащих разрядов, что обеспечивает 22-разрядное преобразование адреса.

В регистрах PDR используются следующие разряды:

- 01-02 - поле доступа;
- 03 - поле направления расширения страницы;
- 06 - признак записи в страницу;
- 08-14 - поле длины страницы;
- 15 - обход ББП.

Формирование физического адреса при включенном диспетчере памяти состоит в суммировании содержимого PAR, номер которого определяется тремя старшими разрядами виртуального адреса, с разрядами 06-12 виртуального адреса и подстановкой разрядов 00-05 виртуального адреса в разряды 00-05 физического адреса.

Защита памяти реализуется путем проверки кода ключа доступа и сравнения длины страницы в PDR с кодом в разрядах 6-12 виртуального адреса.

Предусмотрены следующие коды ключей доступа:

- 00 - страница недоступна;
- 01 - страница доступна только для чтения;
- 10 - недопустимый код;
- 11 - страница доступна для записи и чтения.

Регистры состояния MMR0, MMR1, MMR2, MMR3 с адресами на МПИ соответственно 17777572, 17777574, 17777576, 17772516 управляют работой диспетчера памяти, а также позволяют определить причину нарушения, возникшего при его работе.

Оперативная память

Оперативная память выполняет все операции обмена информации, предусмотренные интерфейсом, а также коррекцию одиночных и обнаружение двойных ошибок.

ББП

ББП емкостью 4 Кслов используется для временного хранения данных, полученных из памяти.

Конструктивно ББП располагается в блоке элементов процессора.

ББП представляет собой память с произвольной выборкой, в которой автоматически помещаются копии используемых программой ячеек оперативной памяти. В операциях чтения этих ячеек ББП подменяет оперативную память, что обеспечивает процессору быстрый доступ к необходимой информации без выполнения операции на интерфейсе.

При каждом обращении к оперативной памяти производится анализ на наличие копии адресуемой ячейки оперативной памяти в ББП. Если копия находится в ББП, такой случай определяется как попадание. Если копия отсутствует, этот случай определ-

3. СИСТЕМНЫЙ ИНТЕРФЕЙС

Магистральный параллельный интерфейс (МПИ) предназначен для передачи данных между процессором, оперативной памятью и внешними устройствами, входящими в комплекс.

Интерфейс реализуется на основе магистрали и логических узлов, входящих в каждое подключаемое к ней устройство.

В любой момент времени есть устройство, управляющее магистралью, оно называется задатчиком (ведущим). задатчик управляет магистралью во время связи с другим устройством, называемым исполнителем (ведомым).

В каждый момент времени на магистрали может выполняться один из трех видов взаимодействий подключенных к ней устройств:

- обмен информацией;
- передача управления магистралью;
- прерывание.

Принцип работы

Интерфейс использует временное мультиплексирование линий АДРЕС-ДАнные. В определенный момент времени по этим линиям может передаваться либо адрес, либо данные. Принцип работы интерфейса при передаче адреса - синхронный, а при передаче данных - асинхронный.

Синхронный принцип передачи адреса заключается в том, что задатчик, передавая адрес, устанавливает синхронизирующий сигнал, по которому исполнитель принимает (стробирует адрес), т.е. передача адреса производится по принципу ПЕРЕДАЧА-ПРИЕМ.

Асинхронный принцип передачи данных заключается в том, что в ответ на определенные сигналы, выданные задатчиком, должны быть ответы от исполнителя в порядке завершения передачи, т.е. обмен информацией производится по принципу ЗАПРОС-ОТВЕТ-ПЕРЕДАЧА ИНФОРМАЦИИ. В связи с тем, что для завершения задатчиком цикла магистрали необходим ответ от исполнителя, каждый задатчик имеет схему выявления ошибки по тайм-ауту.

Тайм-аут - это интервал времени, по истечении которого операция аварийно завершается, если исполнитель не реагирует на операцию в течение этого интервала.

В случае необходимости обмена большими массивами данных с оперативной памятью, внешние устройства используют блочный режим обмена информацией. При передаче блока данных выдается адрес только первого слова в блоке. Передача адреса для следующих слов исключается.

Структура и состав интерфейса

Магистраль включает в себя пять групп сигнальных линий и связанные с ними магистральные усилители-приемники и магистральные усилители-передатчики.

По своему функциональному назначению сигнальные линии объединяются в следующие группы:

- шина обмена информацией;
- шина управления обменом;
- шина передачи управления;
- шина прерывания;
- вспомогательная шина.

линии и сигналы интерфейса приведены в табл. 7.

Линии и сигналы интерфейса

Наименование линии (сигнала)	Мнемоника линии (сигнала)	Чи-: сло: ли-: ний:	Функция	Источ-: ник: :сигна-: ла:	Прием-: ник: :сигна-: ла:	Кате-: гория: линий: уровень: сиг-: нала:	Рабо-: чий: уро-: вень: сиг-: нала:
			Шина обмена информацией				
Адрес - данные	AD[15/00]:BDAL[15/00]L:16		1) Передача адреса устрой- ства исполнителя и/или ячейки памяти	Задаг-: чик:	Испол-: нитель: :нап-: рав-:	Дву-: нап-: рав-:	Низ-: кий:
			2) Передача информации	Задаг-: чик: :(испол-: нитель:тчик)	Испол-: нитель: :зада-: тчик)	Ленная:	
Расширение адреса	AR[21/16]:BDAL[21/16]L:6	6	1) Расширение адресного пространства при передаче адреса	Задаг-: чик:	Испол-: нитель:	То же	То же
			2) Передача ошибки парите- та (BDAL[17,16]L) при пе- редаче данных	Испол-: нитель:чик	Задаг-: чик		
			Шина управления обменом				
синхронизация обмена	OBM	BSYNCL	Управление циклом магист- рالی	Задаг-: чик	Все	"	"
чтение данных	ДЧТ	BDINL	1) Признак приема данных :задагчиком	То же	Испол-: нитель:	"	"
запись данных	ДЗП	BDOUTL	1) Признак выдачи данных :задагчиком	"	То же	"	"

Наименование линии (сигнала)	Мнемоника линии (сигнала)	Чи-: сло: ли-:	Функция	Источ-: ник: сигна-: ла:	Прием-: ник: сигна-: ла:	Кате-: гория: линий:	Рабо-: чий: уро-: вень: сиг-: нала:
Ответ устрой- ства	OTB	1	Подтверждение выполнения действия исполнителем	Испол-: нитель: чик	Задат-: чик	Дву-: нап-: рав-: ленная:	Низ-: кий
Признак "ЗАПИСЬ-БАЙТ"	ПЗП	1	1) Признак операции записи: (при передаче адреса); 2) Признак операции записи: байта (при передаче дан- ных) 3) Признак записи слова в течение всего цикла запи- си блока	Задат-: чик	Испол-: нитель:	То же	То же
Выбор устрой- ства	ВУ	1	Признак обращения к адре- суемому регистрам перифе- рийных устройств или приз- нак блочного чтения	То же	То же	"	"
Признак "БЛОЧНЫЙ ОБМЕН- РЕГЕНЕРАЦИЯ"	РГН	1	Подтверждение работы в блочном режиме, регенира- ция оперативной памяти	Испол-: нитель: чик	Задат-: чик	"	"

Продолжение табл. 7

Наименование линии (сигнала)	Мнемоника линии (сигнала)	Чи- сло- ли-	Функция	Источ- ник :сигна- :ла	Прием- ник :сигна- :ла	Кате- гория :линий :уровень :сиг- :нала	Рабо- чий уро- вень сиг- нала
Запрос магистралей	ЗМ	1	запрос использования магистралей для передачи данных	Про- шваю- ще :устро- :йство	Про- цессор- :рав- :ленная :ство	Дву- нап- :рав- :ленная :ство	Низ- кий
Разрешение на захват магистралей	РЗМ (РЗМП, РЗМИ)	1	Разрешение использования магистралей для передачи данных	Про- цессор- :ще :устро- :йство	Запра- шиваю- ще :устро- :йство	Одно- напра- :влён- :ная :йство	То же
Подтверждение запроса	ПЗ	1	Подтверждение захвата магистралей	Задат- чик	Про- цессор- :напр.	Дву- напр.	"
Запрос на прерывание	ЗПР	4	Запросы на использование шин для прерывания	Запра- шиваю- ще :устро- :йство	Про- цессор- :ство	То же	"

Наименование линии (сигнала)	Мнемоника линии (сигнала)	Чи-: сло: ли-: ний:	Источ-: ник: сигна-: ла:	Прием-: ник: сигна-: ла:	Кате-: гория: линий: уровень: сиг-: нала	Рабо-: чий: уро-: вень: сиг-: нала
Разрешение прерывания	ПРР (ПРП, ПРИ)	1	Про-: цессор-: :	Запра-: шиваю-: щее: устро-: йство:	Одно-: напра-: влен-: ная: :	Низ-: кий:
Прерывание по внешнему событию	ПВС	1	Устро-: йство:	Про-: цессор-: :	Двуна-: прав-: ленная:	То же
Установка	УСТ	1	Пульт, про-: цессор-: :	Все: устро-: йства:	То же	"
Останов	ОСТ	1	Пульт: :	Про-: цессор-: :	"	"
Авария сетевого питания	АСП	1	Блок: пита-: ния:	Про-: цессор-: Все: устро-: йства:	"	"
авария источни- ка питания	АИП	1	защите информации искажений	Все: устро-: йства:	"	"

Формат адреса, передаваемого по магистрали, показан на рис. 21.

Формат данных, передаваемых по магистрали, показан на рис. 22.

Требования к функционально-временным характеристикам

Все сигналы интерфейса в процессе обмена обязательно проходят через интерфейсные магистральные усилители - источник ИСТ (он же передатчик) и приемник ПРМ - прежде, чем они могут быть использованы каким-либо подключенным к магистрали устройством рис. 23. Следует обратить внимание на то, что внутри устройства сигнал появляется в двух физически различных точках: на входе источника и на выходе приемника. В данном подразделе временные диаграммы приводятся для входов передатчиков и выходов приемников с учетом того, что они инвертируют сигналы (т.е. активный уровень сигнала на временной диаграмме высокий). Сигналы будут отмечаться следующим образом (вместо буквы В в мнемонике сигнала):

T - передаваемый сигнал (на входе источника)

R - принимаемый сигнал (на выходе приемника).

Перекас сигналов

Когда два различных сигнала передаются от одного устройства к другому, переключаясь в одно и то же время, при их приеме может возникнуть разница во времени прихода (рас-согласование) из-за разброса физических параметров приемо-передатчиков и линий. Эта разница или неопределенность в распространении сигналов по реальным цепям связи называется перекасом. Для МПИ перекас сигналов гарантируется не более 75 нс.

Передача данных по МПИ

Операции передачи данных по магистрали приведены в табл. 8.

Протокол цикла магистрали

Устройство, ставшее задатчиком, начинает цикл магистрали, при этом предыдущая передача должна быть закончена (BSYNCL сброшен). Цикл магистрали можно разделить на следующие части: подцикл адресации и один или несколько подциклов передачи данных. Во время адресного подцикла задатчик выдает адрес нужного исполнителя. Все исполнители отвечают запоминанием битов адреса и сохранением этого состояния в течение всего цикла, пока не будет сброшен BSYNCL. Во время подцикла передачи данных выполняется собственно передача данных.

Адресация устройств

Адресный подцикл передачи данных по интерфейсу включает время установки и компенсации перекаса и время удержания и компенсации перекаса.

Во время установки и компенсации перекаса задатчик делает следующее:

1) выдает на линии BDAL[21/00]L адрес, определяющий исполнителя, устанавливает сигнал BWTBTL при операции

Формат адреса

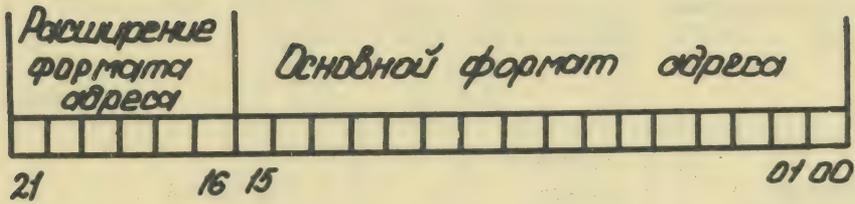


Рис.21

Формат данных

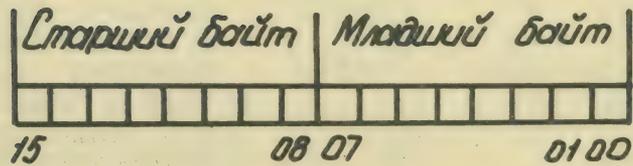


Рис.22

Схема приема-передачи сигнала по интерфейсу

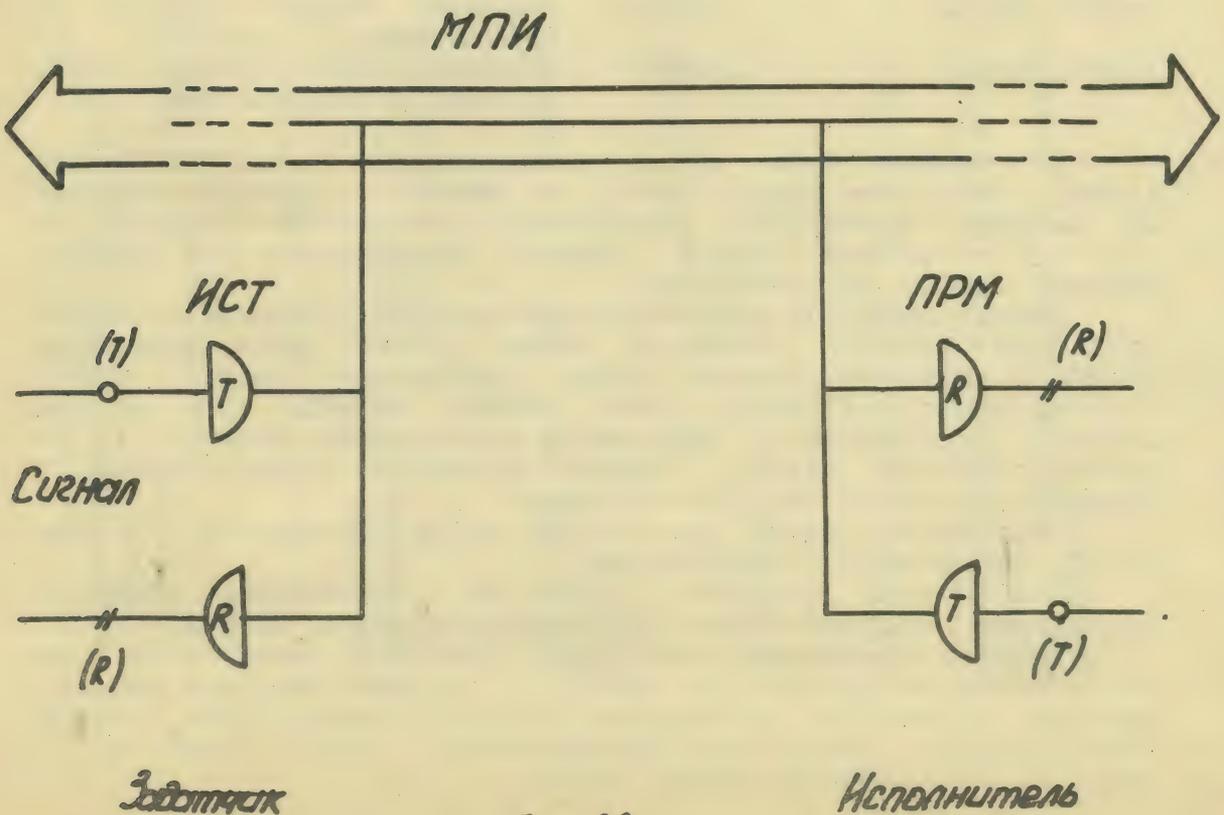


Рис. 23

DATO(B) или DATBO и сигнал BBS7L при обращении к устройству ввода-вывода. Установленный вместе с адресом BWTBTL указывает, что последующая операция будет DATO(B) или DATBO, а не установленный - DATI, DATBI или DATIO(B);.

Таблица 8

Наименование операции	! Мнемоника ! ! опера- ! ! ции !	! Функция !
-----------------------	--	-------------

Режимы одиночного обмена

Чтение слова	! DATI !	! Передача слова от исполнителя к задатчику
Запись слова	! DATO !	! Передача слова от задатчика к исполнителю
Запись байта	! DATOB !	! Передача байта от задатчика к исполнителю
Чтение-модификация-запись слова	! DATIO !	! Передача слова от исполнителя к задатчику, обработка его задатчиком и передача результата обработки от задатчика к исполнителю по первоначальному адресу
Чтение-модификация-запись байта	! DATIOB !	! Передача слова от исполнителя к задатчику, обработка его задатчиком и передача результата обработки (байта) от задатчика к исполнителю по первоначальному адресу

Режимы блочного обмена

Чтение блока	! DATBI !	! Передача блока данных от исполнителя к задатчику
Запись блока	! DATBO !	! Передача блока данных от задатчика к исполнителю

2) минимум через 150 нс устанавливает сигнал на линии BSYNCL. При этом адрес, BBS7L и BWTBTL устанавливаются на выходах приемников адресуемого устройства минимум за 75 нс до установки BSYNCL (время, необходимое для декодирования адреса исполнителем).

Время удержания и компенсации перекося начинается после установки BSYNCL. Минимум через 100 нс после установки BSYNCL задатчик снимает адрес, сбрасывает сигнал BBS7L и, если предстоит запись слова, сигнал BWTBTL. Эти сигналы должны сохраняться на приемниках исполнителя минимум 25 нс после установки BSYNCL. BSYNCL остается установленным в продолжение всего цикла магистрали.

Опознавшее адрес устройство после появления сигнала BSYNCL становится исполнителем.

Исполнитель назначен. Задатчик и исполнитель готовы к выполнению непосредственно процедуры передачи данных.

Память и внешние устройства адресуются аналогично, за исключением использования BBS7L и старших разрядов адреса. Внешние устройства игнорируют девять старших битов адреса BDAL[21/13]L, вместо них декодируется BBS7L совместно с младшими тринадцатью битами адреса.

Операция чтения

При операции чтения (DATI) выполняется последовательность событий в соответствии с временной диаграммой, приведенной на рис. 24:

1) задатчик производит адресацию устройства или памяти, выдавая адрес на линии BDAL[21/00]L, и устанавливая сигнал BBS7L, если адрес принадлежит странице ввода/вывода, не менее чем за 150 нс до установки сигнала BSYNCL и устанавливая сигнал BSYNCL;

2) исполнитель декодирует адрес и запоминает состояние УСТРОЙСТВО ВЫБРАНО;

3) задатчик снимает адрес на BDAL[21/00]L и сбрасывает BBS7L не менее чем через 100 нс после установки BSYNCL;

4) минимум через 100 нс (8 мкс максимум, чтобы избежать тайм-аута. Рекомендуемое время для тайм-аута 15 - 20 мкс, но не менее 8 мкс) после установки BSYNCL задатчик устанавливает сигнал BDINL;

5) исполнитель минимум через 0 нс после приема BDINL (максимум 8 мкс, чтобы избежать тайм-аута) и не более чем за 125 нс перед выдачей данных на передатчики BDAL устанавливает BRPLYL;

6) исполнитель минимум через 0 нс после приема BDINL и максимум через 125 нс после выдачи BRPLYL выдает данные на BDAL[15/00]L и информацию об ошибках на BDAL[17,16]L (информация об ошибках выдается оперативной памятью, причем BDAL[16]L трактуется как ошибка паритета, а BDAL[17]L - разрешение ошибки паритета);

7) задатчик минимум через 200 нс, максимум через 2 мкс после установки BRPLYL принимает данные с BDAL[17/00]L и сбрасывает BDINL;

8) исполнитель отвечает на сброс BDINL сбросом BRPLYL и минимум через 0 нс, максимум через 100 нс снимает данные с BDAL[17/00]L;

9) задатчик на сброс BRPLYL отвечает сбросом BSYNCL.

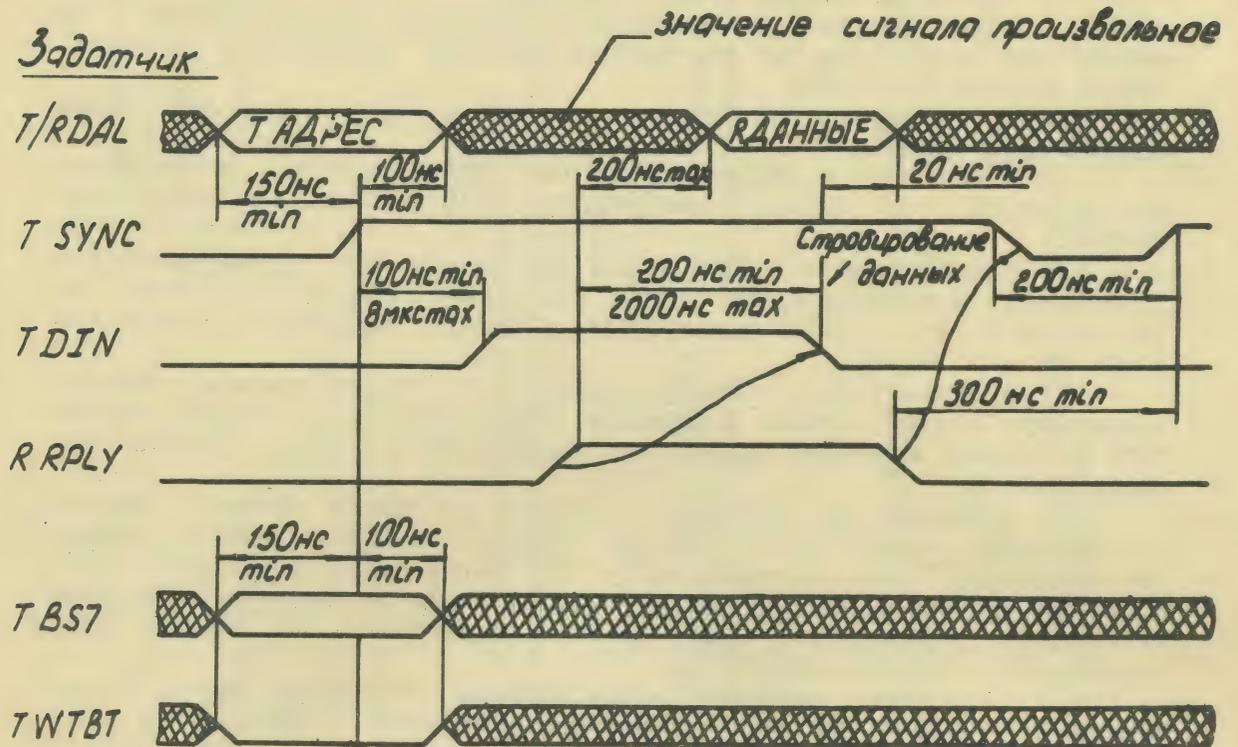
Примечания: 1. До следующей установки BSYNCL должны быть выполнены следующие условия:

1) BSYNCL должен оставаться сброшенным минимум 200 нс;

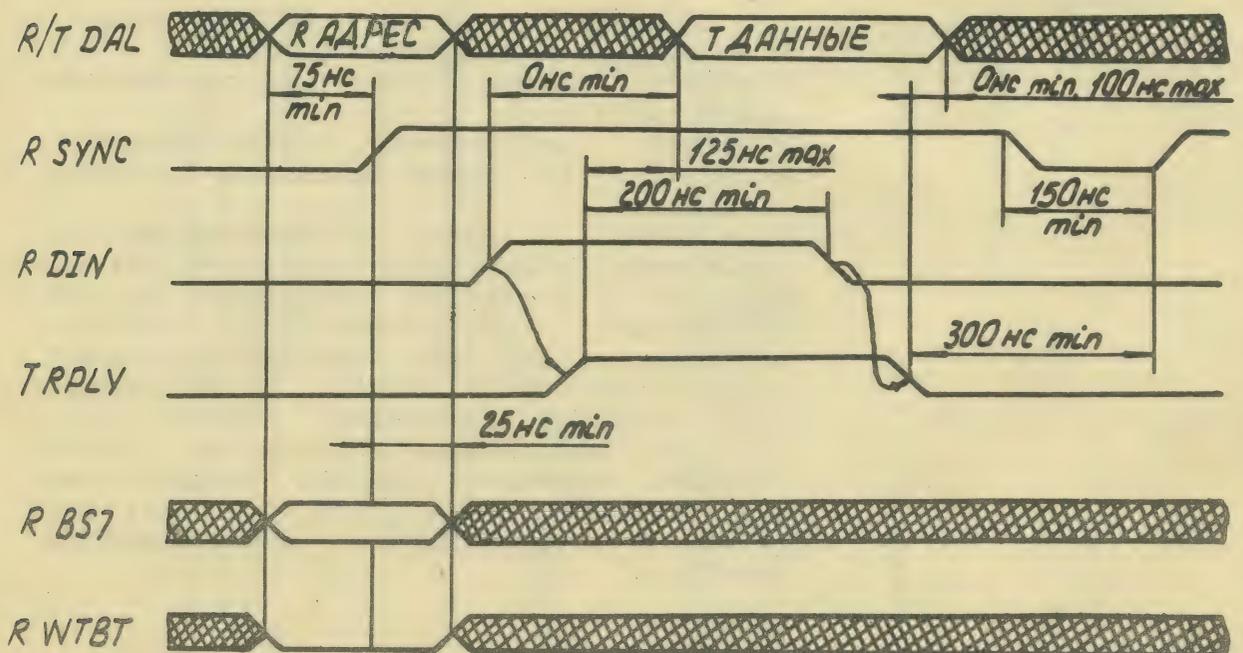
2) BSYNCL не должен устанавливаться минимум 300 нс после предыдущего сброса BRPLYL.

2. Если BSYNCL остается установленным, то управление магистралью продолжает тот же задатчик и остается выбранным тот же исполнитель. Это используется в циклах DATIO(B), когда DATO или DATOB следует за DATI без сброса BSYNCL и без повторения подцикла адресации. Кроме того, медленно работающий исполнитель может удерживать передачу данных, поддерживая установленным BRPLYL, что заставит задатчик удерживать установленным BSYNCL.

Временная диаграмма цикла
операции чтения (DATA)



Исполнитель



Операция записи

При операции записи (DATO(B)) выполняется последовательность операций в соответствии с временной диаграммой, приведенной на рис. 25:

1) задатчик производит адресацию устройства или памяти, выдавая адрес на линии BDAL[21/00]L, и устанавливая сигнал BBS7L, если адрес принадлежит странице ввода/вывода, и BWTBTL как признак записи не менее чем за 150 нс до установки сигнала BSYNCL, и сигнал BSYNCL;

2) исполнитель декодирует адрес и запоминает состояние УСТРОЙСТВО ВЫБРАНО;

3) задатчик снимает адрес на BDAL[21/00]L, сбрасывает BBS7L и BWTBTL, если операция записи слова (при записи байта BWTBTL остается установленным до окончания цикла записи), не менее чем через 100 нс после установки BSYNCL и выдает данные на BDAL[15/00]L;

4) минимум через 100 нс после установки данных на своих передатчиках (максимум через 8 мкс после установки BSYNCL) задатчик устанавливает BDOUTL;

5) исполнитель принимает данные с линии BDAL, сигнал с линии BDOUTL и не позже 8 мкс во избежание тайм-аута устанавливает сигнал на линии BRPLYL;

6) задатчик минимум через 150 нс после приема BRPLYL сбрасывает BDOUTL и минимум через 100 нс после сброса BDOUTL снимает данные с линии BDAL[15/00]L и сбрасывает BWTBTL, если выполнялась операция DATOB;

7) исполнитель воспринимает сброс BDOUTL. Данные принимаются и исполнитель сбрасывает BRPLYL;

8) задатчик отвечает сбросом BSYNCL, но не ранее чем через 175 нс после сброса BDOUTL и снятия данных с BDAL.

Примечание. До следующей установки BSYNCL должны быть выполнены следующие условия:

1) BSYNCL должен оставаться сброшенным минимум 200 нс;

2) BSYNCL не должен устанавливаться минимум 300 нс после предыдущего сброса BRPLYL.

Чтение с модификацией

При чтении с модификацией DATIO(B) выполняется последовательность операций аналогично подциклам адресации и передачи данных для DATI и DATO(B) в соответствии с временной диаграммой, приведенной на рис. 26.

После адресации устройства подцикл чтения выполняется, как было описано ранее для DATI, однако BSYNCL не сбрасывается. Сигнал BSYNCL остается установленным для записи слова или байта аналогично DATO(B).

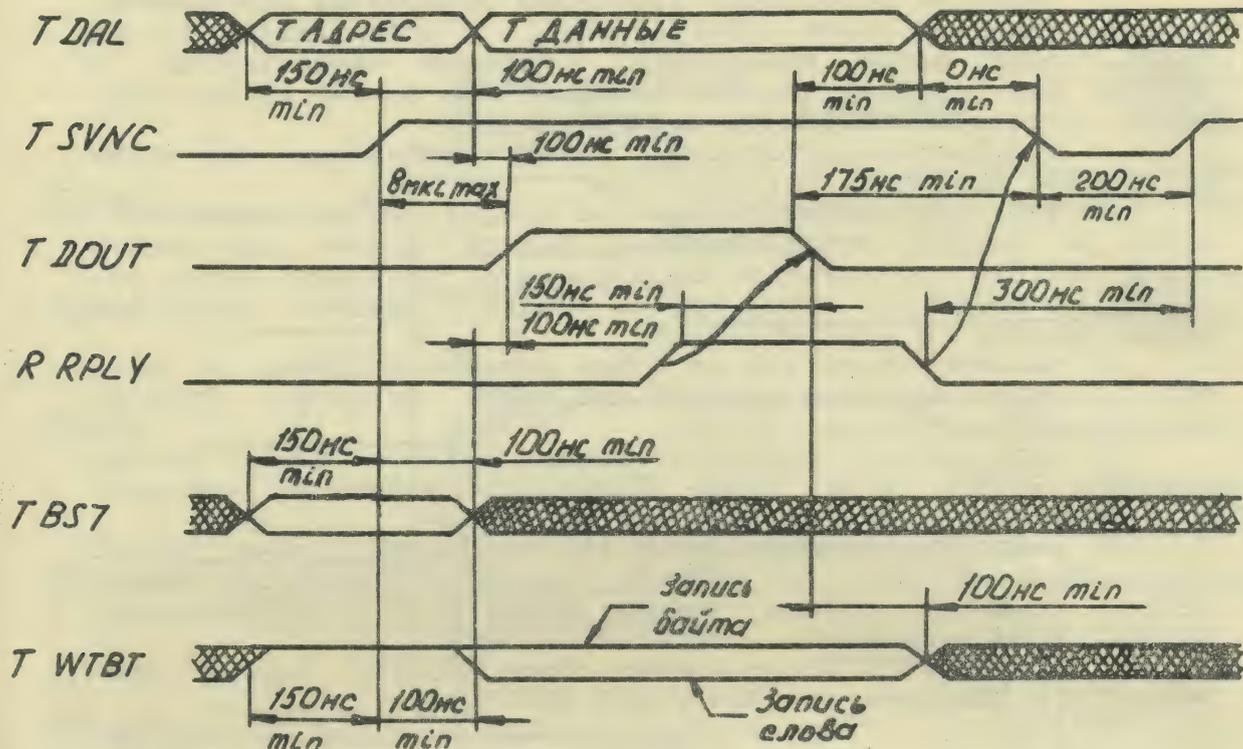
После завершения подцикла чтения задатчик выдерживает минимум 200 нс от сброса BRPLYL до установки BDOUTL подцикла записи. Цикл заканчивается, когда задатчик сбрасывает BSYNCL, как описано для DATO(B).

Чтение блока

При чтении блока DATBI выполняется последовательность операций в соответствии с временной диаграммой, приведенной на рис. 27.

Временная диаграмма цикла операции записи (DATO или DАТОВ)

Забатчик



Исполнитель

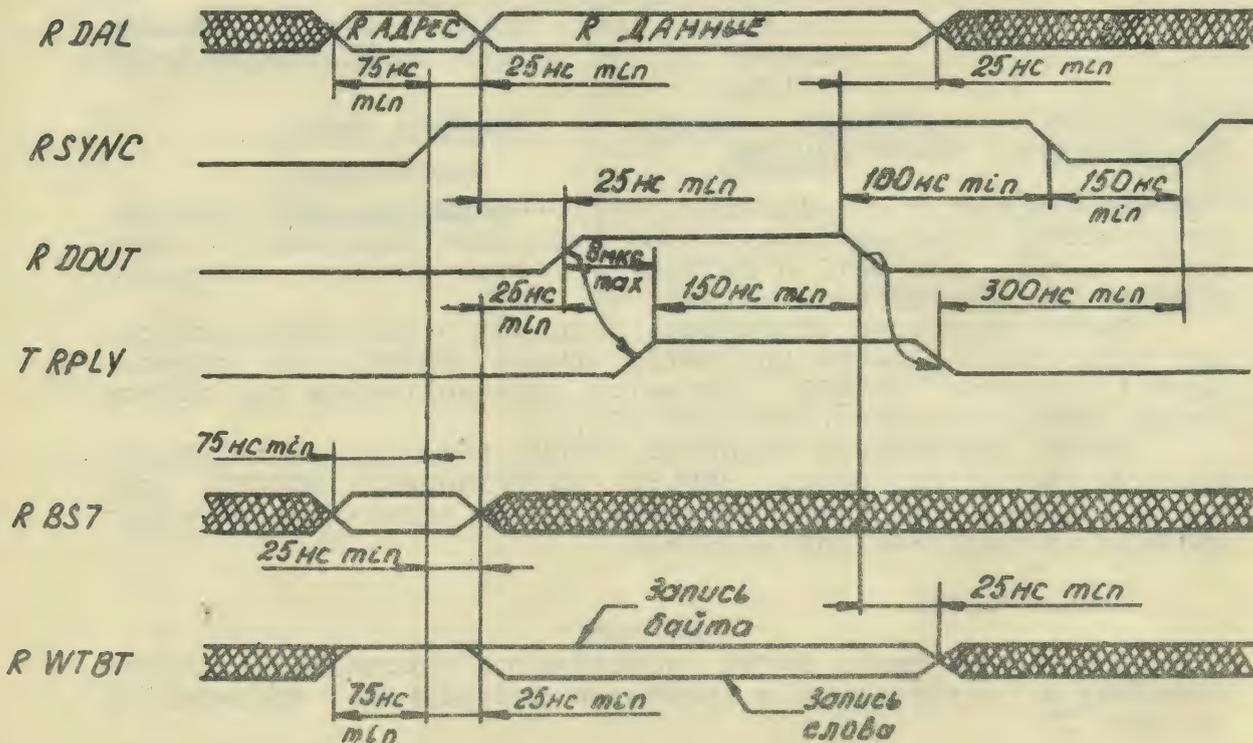
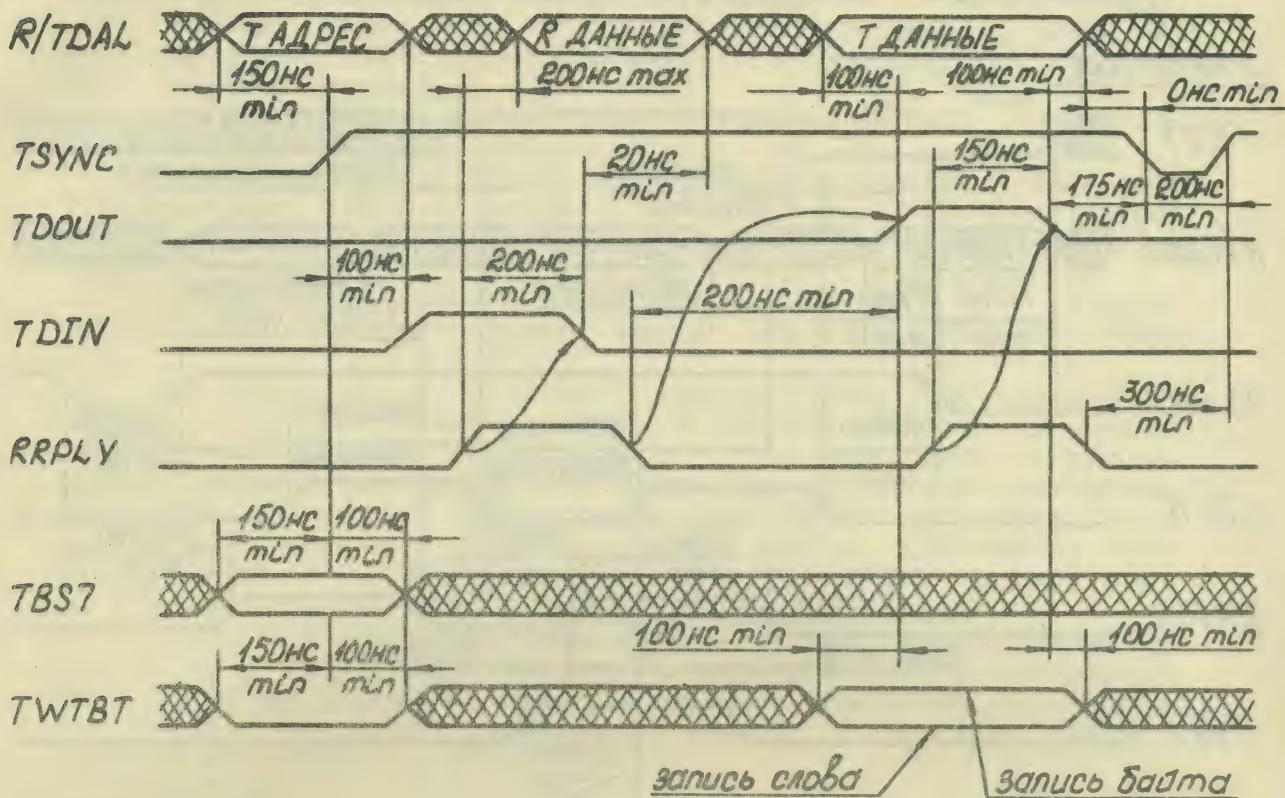


Рис. 25

Временная диаграмма цикла операции DATIO(B)

Задатчик



Исполнитель

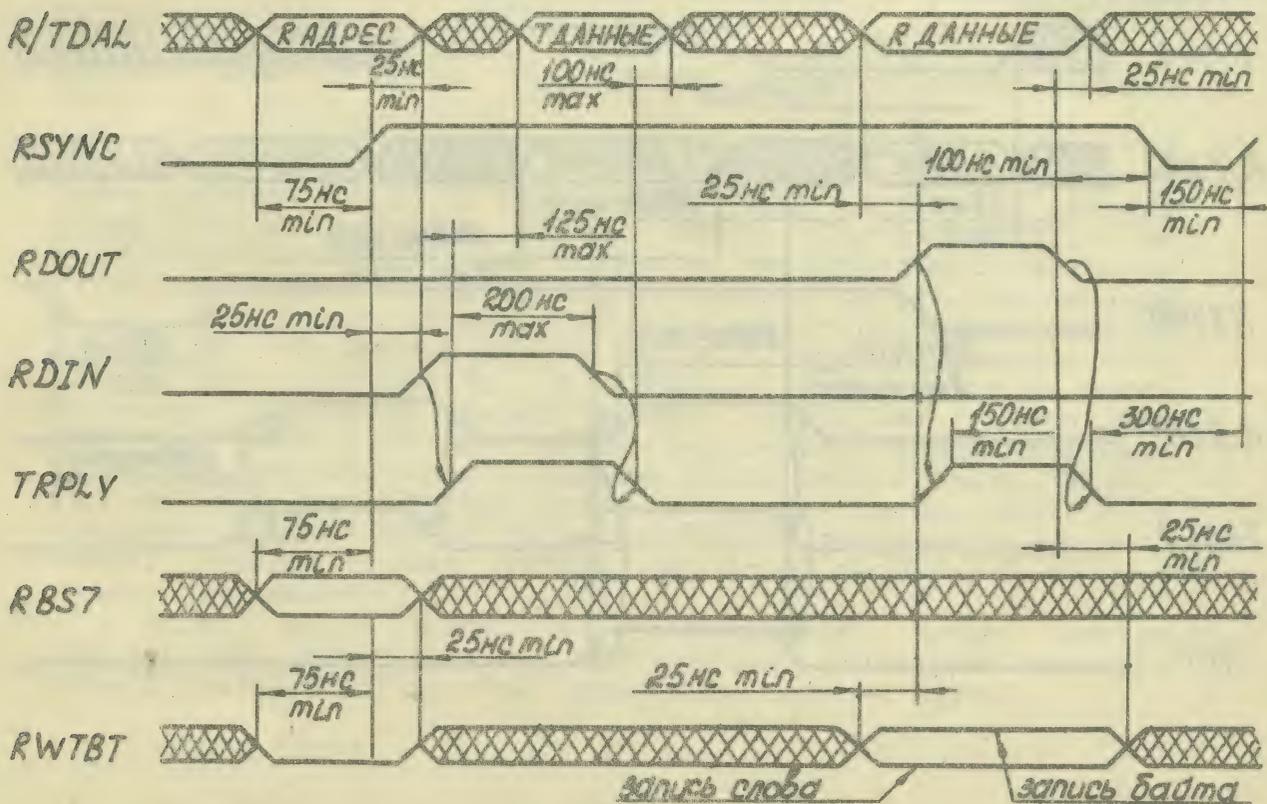
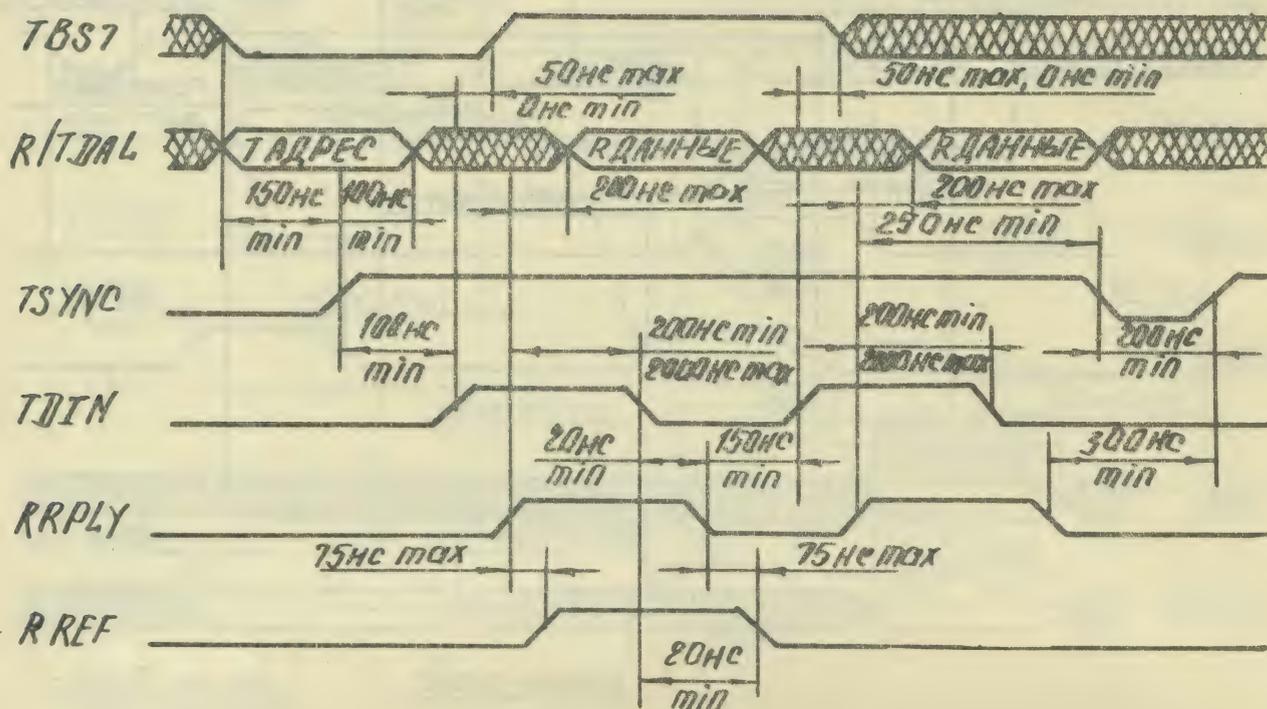


Рис. 26

Временная диаграмма цикла операции DATBI

Задатчик



Исполнитель

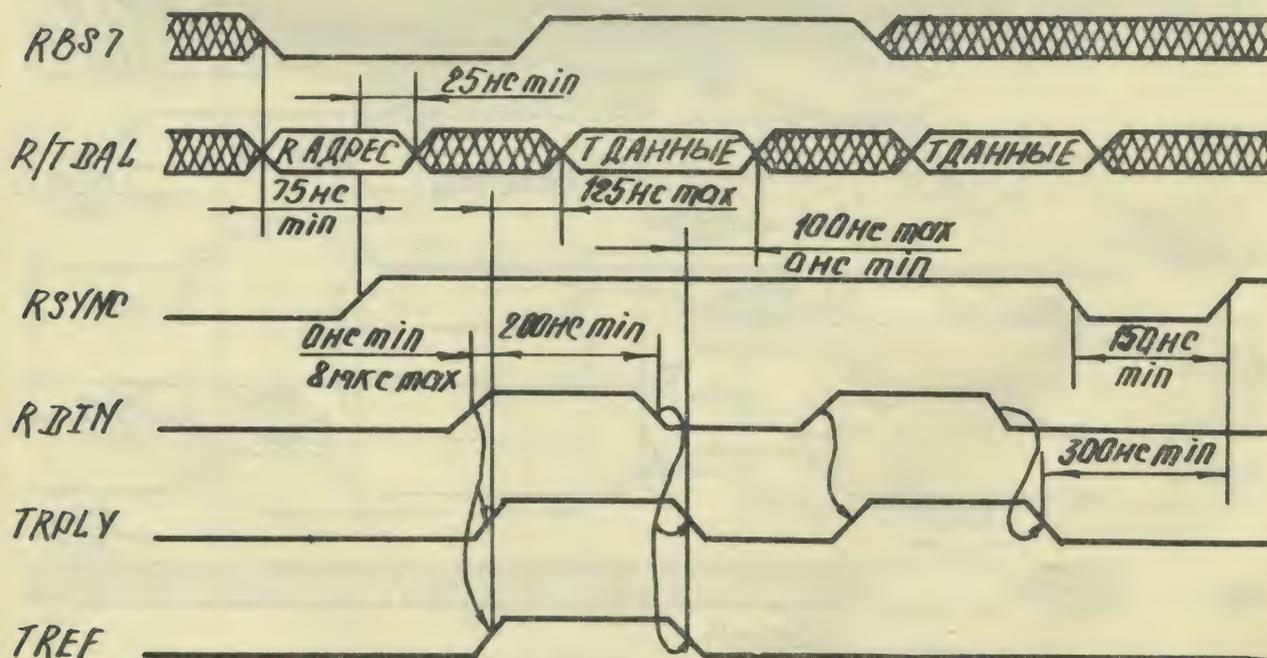


Рис. 27

Подцикл адресации такой же, как описано ранее для других операций интерфейса.

Задатчик выдает адрес первого слова в блоке на линиях BDAL[21/00]L, сбрасывает BBS7L и BWTBTL.

Минимум через 150 нс после установки адреса задатчик устанавливает BSYNCL и сохраняет его в течение всей процедуры блочного чтения.

Минимум через 100 нс после установки BSYNCL задатчик устанавливает первый BDINL.

Максимум через 50 нс после установки BDINL задатчик устанавливает BBS7L, который используется в блочном обмене как признак блочного чтения и снимается перед чтением последнего слова.

Исполнитель устанавливает BRPLYL, выдает BDAL[17/00]L после приема BDINL как при обычном чтении.

Одновременно с BRPLYL исполнитель устанавливает BREFL, если он может работать в блочном режиме и отвечать на следующие BDINL после этого. (Сигнал BREFL используется задатчиком в блочном обмене для подсчета считанных или записанных слов). При совпадении BREFL и BRPLYL задатчик устанавливает сигнал на линии BDINL для чтения следующего слова. Число выдаваемых сигналов BREFL должно быть на единицу меньше числа слов в считываемом блоке.

Если установлены сигналы BBS7L и BREFL, исполнитель готовится к повторному циклу чтения (прибавляет 2 к содержанию регистра адреса). Задатчик минимум через 200 нс, максимум через 2 мкс после установки BRPLYL сбрасывает BDINL и принимает данные с BDAL[17/00]L.

Задатчик при совпадении сигналов BRPLYL и BREFL минимум через 150 нс после сброса сигнала BDINL, устанавливает BDINL повторно.

Исполнитель на сброс сигнала BDINL отвечает сбросом сигналов BRPLYL и BREFL, при получении нового сигнала BDINL выставляет сигналы на линиях BRPLYL и BREFL и выдает данные на линии BDAL. Далее операция чтения многократно повторяется.

При заполнении счетчика адреса исполнителя, т.е. при достижении им готовности к выдаче последнего в передаваемом блоке данных слова, исполнитель при получении сигнала BDINL не устанавливает сигнал BREFL. Сигнал BREFL на выходе приемника задатчика сохраняет установившееся значение от максимум 75 нс после приема установки BRPLYL до минимум 20 нс после сброса BDINL. Задатчик может проверить состояние BREFL по заднему фронту BDINL. Если нарушается совпадение сигналов BRPLYL и BREFL, то задатчик не вырабатывает следующий сигнал BDINL. Если нет совпадения BBS7L и BREFL, то исполнитель не готовит адрес следующего слова. Одновременно с выдачей последнего сигнала BDINL (но максимум через 50 нс) задатчик снимает сигнал BBS7L, а максимум через 250 нс после получения последнего сигнала BRPLYL снимает сигнал BSYNCL. На этом процедура блочного чтения завершается.

Если число слов в считываемом блоке меньше максимально возможного для исполнителя, процедура блочного чтения завершается снятием задатчиком сигнала BSYNCL.

Запись блока

При записи блока выполняется последовательность операций в соответствии с временной диаграммой, приведенной на рис. 28.

Временная диаграмма цикла операции DATBD

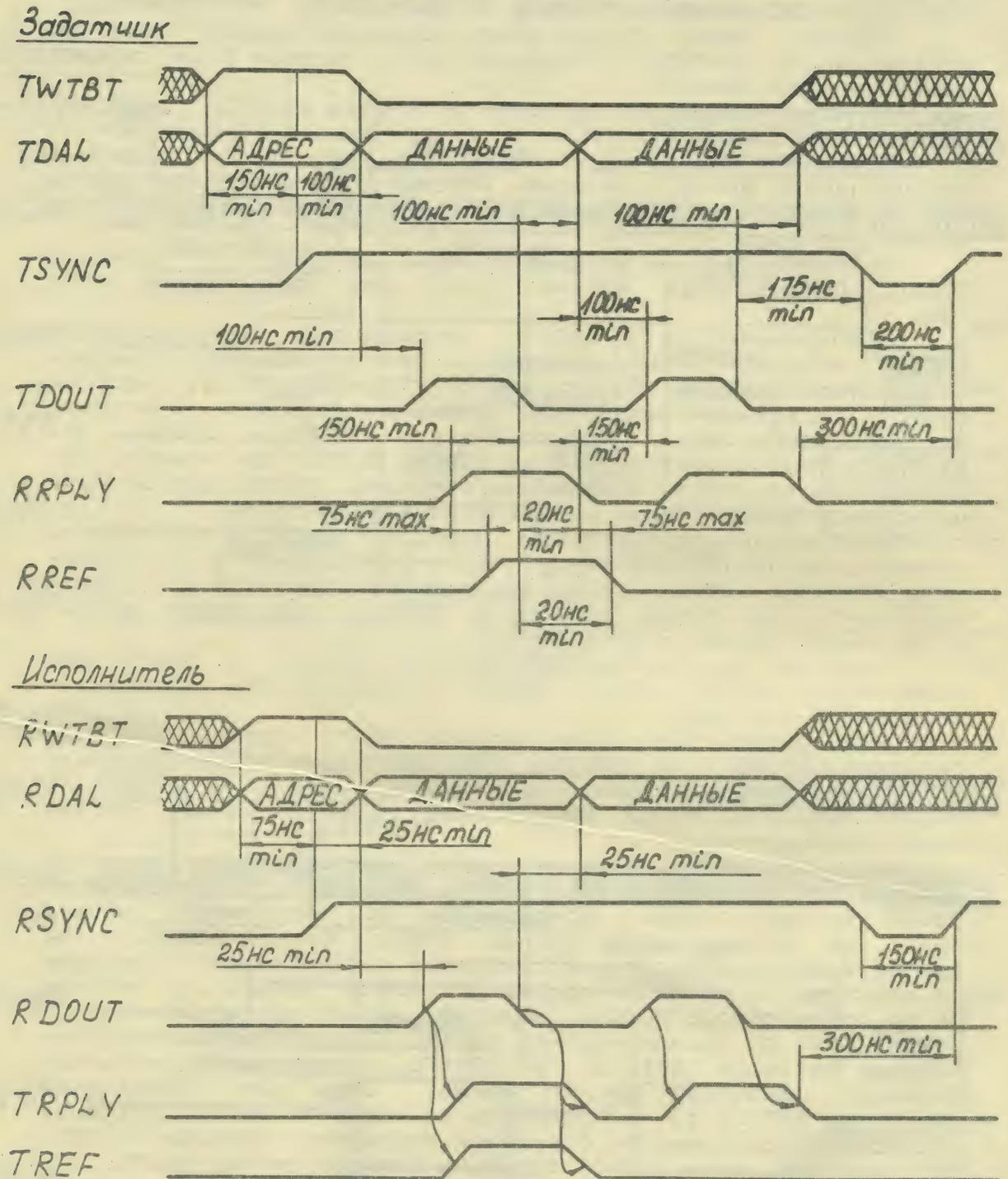


Рис. 28

Подцикл адресации такой же как описано ранее для других операций интерфейса.

Задатчик:

1) выдает адрес первого слова в блоке на линии BDAL[21/00]L, устанавливает сигнал BWTBTL и сбрасывает BBS7L;

2) минимум через 150 нс после установки адреса устанавливает сигнал BSYNCL;

3) минимум через 100 нс после установки BSYNCL выдает данные на BDAL[15/00]L и сбрасывает сигнал BWTBTL так как при записи блока информация передается только словами;

4) минимум через 100 нс после выдачи данных устанавливает сигнал BDOCTL.

Исполнитель:

1) принимает установившееся значение данных минимум за 25 нс до установки и минимум 25 нс после сброса BDOCTL;

2) устанавливает BRPLYL минимум через 0 нс после приема BDOCTL и одновременно BREFL, если он является устройством с блочным режимом и способен обслужить следующие BDOCTL после этого текущего.

Если исполнитель не может принять следующее слово (заполнение счетчика адреса), он не выставляет сигнал BREFL.

Задатчик сбрасывает BDOCTL минимум через 150 нс после установки BRPLYL. При наличии сигналов BREFL и необходимости продолжения передачи данных задатчик минимум через 100 нс после сброса BDOCTL, выдаст на линии BDAL новые данные, и минимум через 100 нс после выдачи новых данных и минимум через 150 нс после сброса BRPLYL устанавливает сигнал BDOCTL.

Исполнитель сбрасывает сигнал BRPLYL после сброса BDOCTL.

Если во время сброса сигнала BDOCTL сигнал BREFL не был установлен (BREFL сохраняет установившееся значение от максимум 75 нс после установки BRPLYL до минимум 20 нс после сброса BDOCTL) или если передача блока данных задатчиком закончена, то данные снимаются задатчиком с линии BDAL минимум через 100 нс после сброса BDOCTL. Задатчик сбрасывает BSYNCL минимум через 175 нс после сброса BDOCTL, и минимум через 0 нс после сброса BRPLYL. Процедура блочной записи завершена.

Передача управления магистралью

Процесс передачи управления магистралью можно разделить на три фазы:

- 1) фаза захвата управления магистралью;
- 2) фаза передачи данных;
- 3) фаза освобождения магистрали.

Во время фазы захвата управления магистралью выполняется последовательность операций в соответствии с временной диаграммой, приведенной на рис. 29:

1) каждое активное устройство, готовое стать задатчиком запрашивает магистраль, устанавливая BDMRL;

2) процессор параллельно с выполнением текущей программы анализирует состояние линии BDMRL и при появлении на ней сигнала и после окончания текущего обмена (при отсутствии сигнала BSACKL) или другого взаимодействия на магистрали начинает передачу управления магистралью, устанавливая сигнал BDMGOL, последовательно проходящими подключенные к магистрали устройства;

Временная диаграмма передачи
управления магистралью

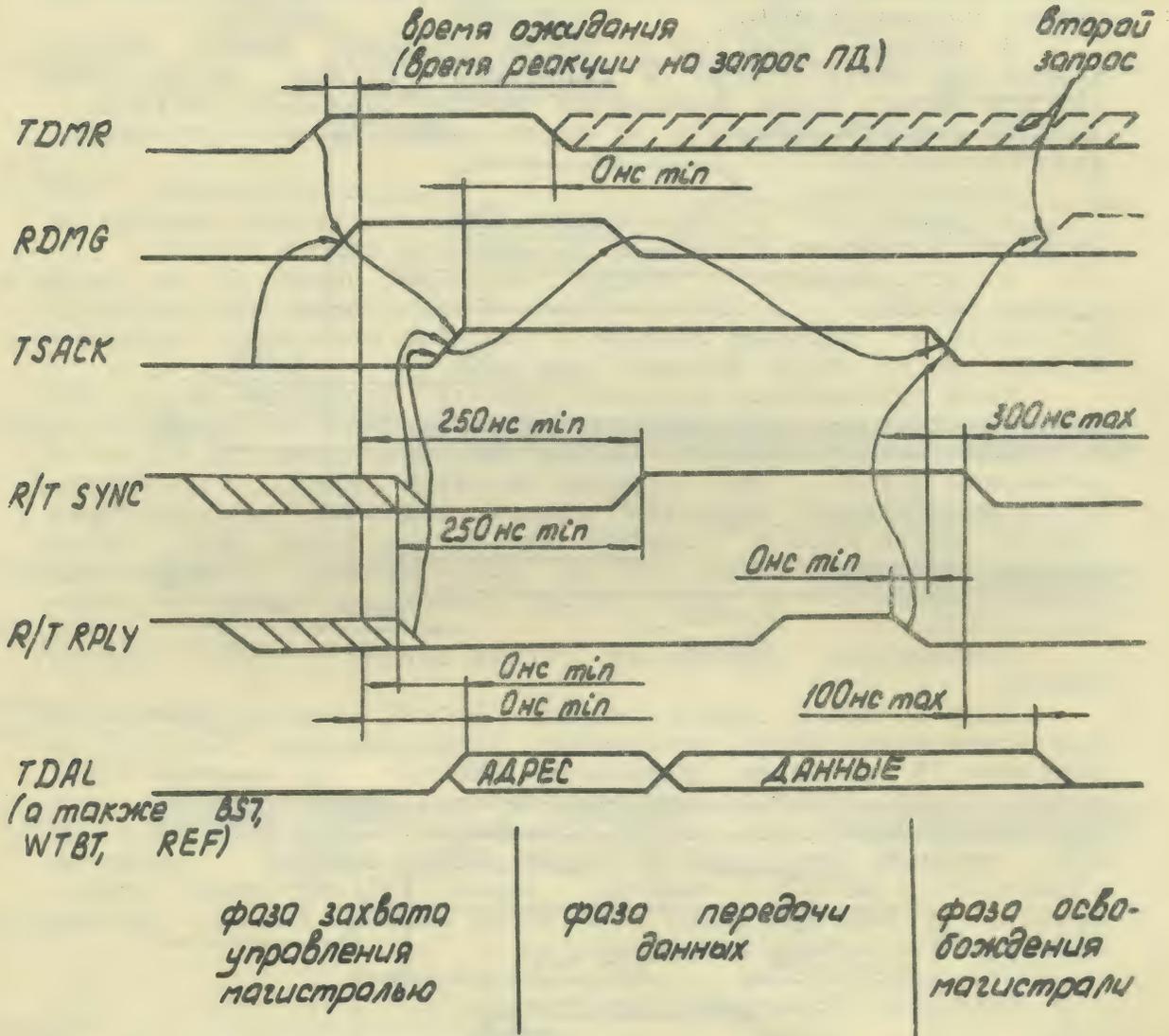


Рис.29

3) активное устройство, не готовое стать задатчиком (не выставившее сигнал BDMRL), после получения входного сигнала BDMGIL транслирует его далее (выдает сигнал BDMGOL) и сбрасывает его после снятия сигнала BDMGIL;

4) ближайшее (по линии BDMRL) активное устройство, установившее сигнал BDMRL, при получении сигнала BDMGIL блокирует его дальнейшее распространение и, при отсутствии или после сброса сигналов от предыдущего цикла на линиях BRPLYL и BSYNCL, устанавливает сигнал на линии BSACKL и сбрасывает сигнал BDMRL.

Устройство, установившее сигнал BSACKL, становится задатчиком и начинается фаза передачи данных. Во время фазы передачи данных устройство с ПД продолжает держать установленным BSACKL. Собственно передача данных выполняется так, как описано раньше.

Устройство с ПД может установить BSYNCL для передачи данных минимум через 250 нс после приема BDMGIL и после сброса предыдущего BSYNCL и BRPLYL на его приемнике.

Во время фазы освобождения магистрали устройство с ПД освобождает шину, сбрасывая BSACKL. Это происходит после завершения (или подавления) последнего цикла передачи данных (BRPLYL сброшен).

BSACKL может быть сброшен максимум за 300 нс до сброса BSYNCL.

Прерывание

Алгоритм прерывания на магистрали имеет три фазы:

- 1) фаза запроса прерывания;
- 2) фаза разрешения прерывания и арбитража приоритетов;
- 3) фаза передачи вектора прерывания.

Во время фаз запроса прерывания, разрешения прерывания и арбитража приоритетов выполняется последовательность операций в соответствии с временной диаграммой, приведенной на рис. 30.

Все устройства, подключенные к магистрали и требующие обработки прерывания, устанавливают запрос на прерывание не только на линии своего уровня прерывания, но и обязательно на линии BIRQ4L.

Процессор параллельно с выполнением текущей программы анализирует состояние линий BIRQL и при наличии незамаскированных запросов и после окончания текущего обмена или другого взаимодействия на магистрали устанавливает сигнал BDINL и минимум через 150 нс - BIAKOL. Устройство, электрически ближайшее к процессору, принимает разрешение прерывания на свой приемник - сигнал BIAKIL.

Далее выполняются следующие действия:

1) если нет запроса прерывания внутри устройства, оно устанавливает BIAKOL и разрешение распространяется на следующее устройство магистрали;

2) если устройство запрашивало прерывание, оно должно проверить, что ни одно устройство с более высоким приоритетом не запрашивает в этот момент прерывание. При этом для исключения гоночной ситуации устройство должно запоминать по приему BDINL наличие как своего запроса, так и запросов на контролируемых линиях, так как запросы на линии BIRQL могут выдаваться одновременно разными устройствами по мере возникновения соответствующих условий внутри этих устройств.

Временная диаграмма
обработки прерывания

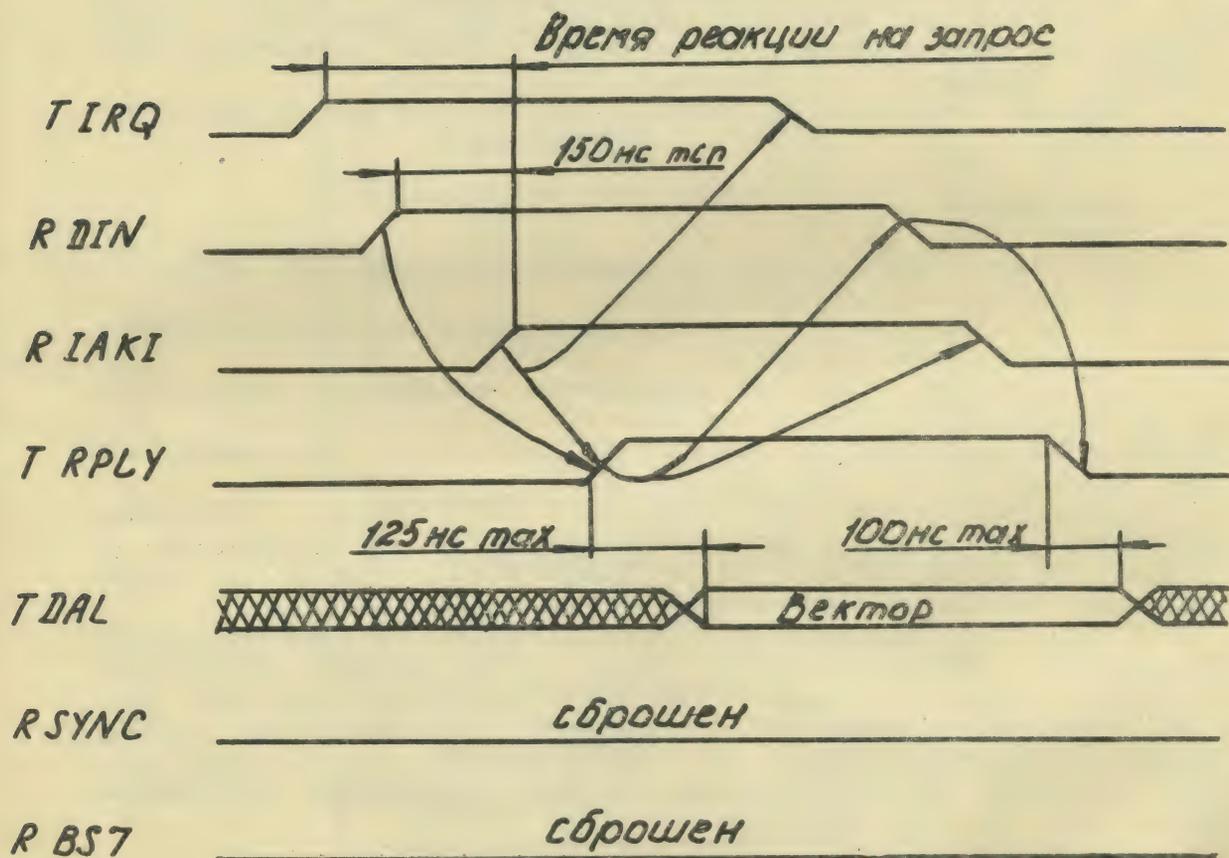


Рис.30

Линии, которые требуется проверить устройствами на каждом уровне приоритета, указаны в табл. 9.

В дополнение к установке уровня "семь" и "четыре" устройства седьмого уровня должны устанавливать запрос шестого уровня. Это сделано для упрощения контроля линий в устройствах четвертого и пятого уровней. В соответствии с этим алгоритмом устройства четвертого и пятого уровня могут не контролировать седьмой уровень, так как устройства седьмого уровня выставляют запрос шестого уровня. Устройства четвертого и пятого уровней узнают о наличии запроса седьмого уровня, контролируя линию шестого уровня. Этот алгоритм оптимизирован для устройств четвертого, пятого и шестого уровней, поскольку устройства седьмого уровня требуются очень редко;

Таблица 9

Уровень приоритета устройства	! Контролируемые линии
BIRQ 4	! BIRQ 5, BIRQ 6
BIRQ 5	! BIRQ 6
BIRQ 6	! BIRQ 7
BIRQ 7	! -

4) если ни одно устройство более высокого уровня не запрашивает прерывание, устройство, принявшее $VIAKIL$, блокирует разрешение $VIAKOL$ и становится задатчиком. Начинается фаза передачи вектора прерывания;

5) если установлен запрос более высокого уровня, то устройство отказывается от разрешения прерывания и устанавливает $VIAKOL$ для распространения разрешения к следующему устройству на магистрали.

Фаза передачи вектора прерывания разрешается установкой сигнала $BDINL$ и минимум через 150 нс сигнала $VIAKIL$. Устройство отвечает установкой $BRPLYL$ и выдачей адреса вектора на $BDAL[15/00]L$. Сигналы на входах передатчиков $BDAL$ должны установиться максимум через 125 нс после установки $BRPLYL$. Затем процессор принимает адрес вектора и сбрасывает $BDINL$ и $VIAKOL$. После этого устройство сбрасывает $BRPLYL$ и максимум через 100 нс убирает биты адреса вектора.

Процессор производит обработку прерывания:

- 1) сохранение PC и PSW прерванной программы;
- 2) загрузка PC и PSW из адресуемых вектором ячеек;
- 3) выполнение подпрограммы обработки прерывания.

Прерывание по внешнему событию

При наличии определенных условий в сетевом таймере разрешается обработка прерывания по внешнему сигналу $BEVNTL$.

Обработка прерывания по внешнему событию производится по шестому уровню приоритета. Процессор автоматически переходит к обслуживанию этого прерывания путем перехода по вектору с восьмеричным адресом 100. Так как таймер реализован внутри процессора, протокол магистрали для ввода адреса вектора прерывания не выполняется.

Включение, нарушение и восстановление электропитания

Поскольку достоверность работы системы определяется состоянием электропитания, процессор, управляющий работой

всех устройств, должен быть своевременно предупрежден о возможности нарушения электропитания.

Во время включения, выключения или нарушения электропитания происходит последовательность операций, выполняемых процессором, и инициируемых в зависимости от состояния линий BERACL и BERDCL на магистрали.

Установка сигнала BERACL - первое событие в последовательности нарушения электропитания - указывает, что произошло нарушение электропитания и стабильность параметров постоянного питающего напряжения гарантируется в течение 4 мс.

Установка сигнала BERDCL указывает, что стабильность параметров постоянного питающего напряжения гарантируется в течение 5 мкс.

Сброс сигнала BERDCL указывает, что параметры постоянного питающего напряжения стабильны как минимум 3 мс.

Сигналы BERACL и BERDCL должны оставаться сброшенными до тех пор, пока не произойдет нарушение электропитания.

Включение электропитания

Во время последовательности включения электропитания происходит последовательность операций в соответствии с временной диаграммой, приведенной на рис. 31.

Последовательность включения электропитания начинается, когда источник питания обеспечивает необходимый уровень напряжения постоянного тока с установленными сигналами BERDCL и BERACL. Это заставляет процессор устанавливать сигнал BINITL.

Когда напряжение постоянного тока установится, источник питания минимум через 3 мс сбрасывает сигнал BERDCL.

Минимум через 0 нс после сброса сигнала BERDCL процессор сбрасывает сигнал BINITL.

Минимум через 70 мс после сброса BERDCL источник питания сбрасывает сигнал BERACL.

Процессор выполняет свою последовательность включения электропитания.

Нарушение электропитания

При нарушении электропитания происходит последовательность операций в соответствии с временной диаграммой, приведенной на рис. 31.

Источник питания максимум через 10 мс устанавливает сигнал BERACL.

Процессор переходит на выполнение программы отключения питания, которую должен выполнить максимум за 3 мс. при этом на 4 - 20 мкс устанавливается сигнал BINITL. Программа заканчивается командой HALT (ОСТАНОВ), чтобы избежать возможного разрушения информации в оперативной памяти.

Источник питания минимум через 4 мс после установки сигнала BERACL устанавливает сигнал BERDCL и минимум через 5 мкс после этого, снимает постоянные стабилизированные напряжения.

Примечание. При любых нарушениях сети после установки сигнала BERACL обязательно должен быть установлен сигнал BERDCL. Здесь действует правило: раз последовательность нарушения электропитания начата, она должна быть доведена до конца.

Временная диаграмма работы интерфейса при включении, нарушении и восстановлении электропитания

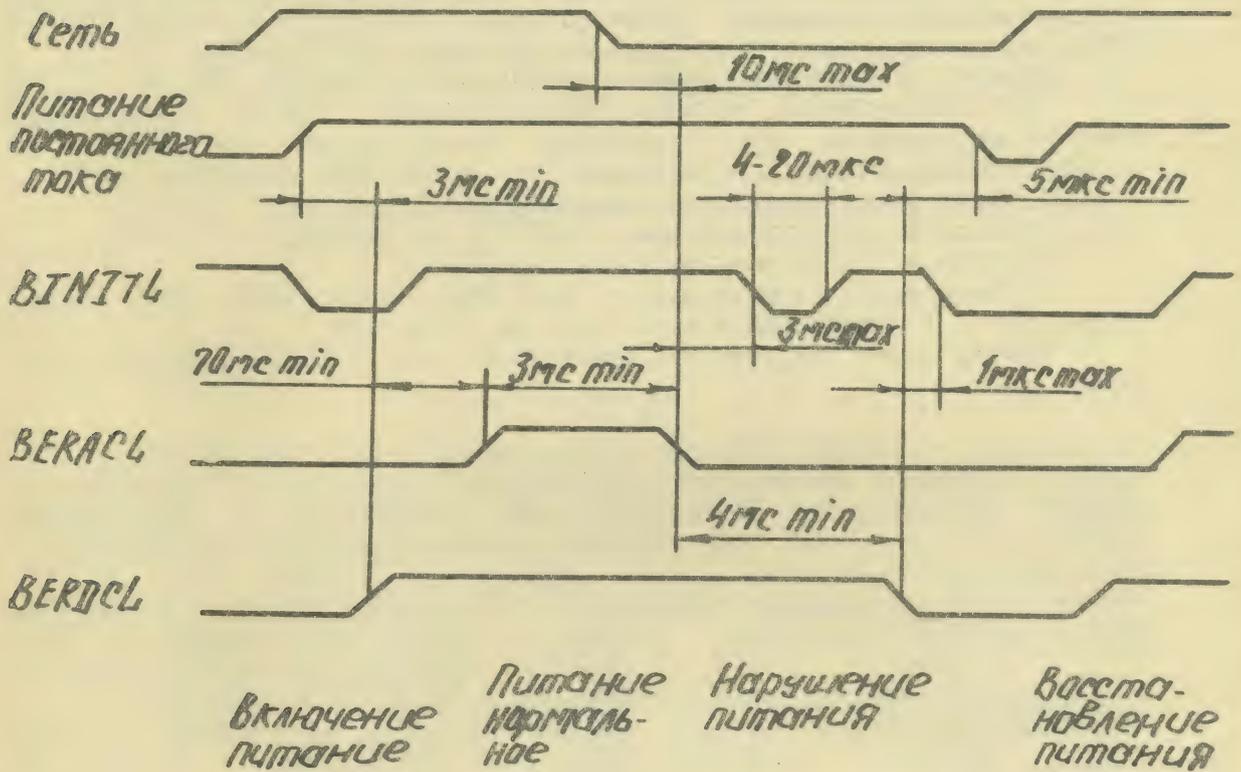


Рис. 31

Восстановление электропитания

Восстановление электропитания проводится после нормализации напряжения первичной системы электроснабжения по процедуре, аналогичной включению питания.

Физическая реализация интерфейса

МПИ - это комплект согласованных линий в виде печатных проводников в пределах генмонтажной платы (в дальнейшем - ГМП), многопроводного кабеля и раз'емов типа СМП59.

Длина сигнальных линии на ГМП не превышает 35 см.

Многопроводный кабель представляет собой однородный ленточный кабель из склеенных параллельно проводов, в котором чередуются "сигнальные" и "земляные" провода.

Кабель имеет следующие характеристики:

Волновое сопротивление (100 +5 %, минус 15 %) Ом;

Погонное сопротивление 0,31 Ом.

Кабель имеет на концах раз'емы типа ОНП для подключения к переходной плате (плата типа Е2).

Назначение контактов раз'ема типа СМП59 указано в табл. 10.

таблица 10

Кон- такт	Сигнал	Кон- такт	Сигнал	Кон- такт	электропитание на раз'еме
	XP1		XP1		XP1
C 1	BIRQ5L	B 1	GND	A 1	Земля
C 2	BIRQ6L	B 2	BDOUTL	A 2	Земля
C 3	BDAL16L	B 3	BRPLYL	A 3	Земля
C 4	BDAL17L	B 4	BDINL	A 4	Земля
C 5	GND	B 5	GND	A 5	
C 6	SRUN	B 6	BSYNCL	A 6	+5 в
C 7		B 7	BWTBTL	A 7	+5 в
C 8		B 8	BIRQ4L	A 8	+5 В
C 9	GND	B 9	GND	A 9	
C10	BIAKIL	B10	BIACOL	A10	-12 В
C11	BDMRL	B11	BBS7L	A11	-12 В
C12	BHALTL	B12		A12	
C13	BDMGIL	B13	BDMGOL	A13	+5 В
C14	BREFL	B14	BINITL	A14	+5 В
C15		B15	BDAL00L	A15	+5 В
C16	BERDCL	B16	BDAL01L	A16	+5 В
C17	GND	B17	GND	A17	
C18	BERACL	B18	BDAL02L	A18	Земля
C19	BDAL18L	B19	BDAL03L	A19	Земля
C20	BDAL19L	B20	BDAL04L	A20	Земля
C21	BDAL20L	B21	BDAL05L	A21	Земля
C22	BDAL21L	B22	BDAL06L	A22	Земля
C23		B23	BDAL07L	A23	Земля
C24	GND	B24	GND	A24	Земля
C25	BDAL22L	B25	BDAL08L	A25	Земля
C26	BDAL23L	B26	BDAL09L	A26	Земля
C27	GND	B27	BDAL10L	A27	Земля
C28	BSACKL	B28	BDAL11L	A28	Земля
C29	BIRO7L	B29	BDAL12L	A29	Земля
C30	BEVNTL	B30	BDAL13L	A30	
C31		B31	BDAL14L	A31	+12 В
C32	GND	B32	BDAL15L	A32	+12 В

Каждая отдельная линия магистрали рассматривается как эквивалент схемы со следующими характеристиками на конце магистрали:

входное сопротивление
(относительно земли) 100 Ом +5 %, минус 15 %;
емкостная нагрузка 30 пФ (максимум).

Любая линия МПИ может находиться в одном из двух возможных состояний: пассивном или активном.

Сигнальный уровень напряжения в пассивном состоянии - 3,4 ± 0,3 В.

Сигнальный уровень напряжения в активном состоянии - от 0 в до 0,8 В.

Для всех линий МПИ характерно наличие согласующих делителей на резисторах. Согласующие резисторы конструктивно собираются в одном месте, образуя ЗАГЛУШКУ МПИ.

Длина отвода от линии до источника или приемника не более 10 см.

К одной линии МПИ подключаются до 20 приемников и до 20 источников (двадцать нагрузок на линию). В качестве одной нагрузки принимается суммарный ток нагрузки при высоком уровне напряжения на линии 210 мка, а емкостная нагрузка 30 пФ.

Возможны системные конфигурации с МПИ двух типов: конфигурации, содержащие одну ГМП; конфигурации, содержащие несколько ГМП.

В конфигурации, содержащей одну ГМП (рис. 32) ЗАГЛУШКА МПИ располагается в начале магистрали (конструктивно расположена на блоке элементов процессора) и имеет эквивалентное сопротивление 220 Ом.

В конфигурациях, содержащих несколько ГМП, используется кабель, имеющий волновое сопротивление 100 Ом +5%, минус 15 %.

Пример системной конфигурации, содержащей две ГМП, приведен на рис. 33.

Кабель, соединяющий две ГМП, должен иметь длину не менее 80 см.

4. ТИПОВЫЕ КОМПЛЕКСЫ

4.1. СОСТАВ

Разработаны три типовых комплекса, составы которых приведены в табл. 11. По мере развития технических и программных средств будут разрабатываться новые конфигурации комплекса.

Таблица 11

Устройство	!CM1425.01!CM1425.02!CM1425.03		
	!	!	!
1. Процессор	1	1	1
2. Модуль оперативный запоминающий CM1425.3537 (2 Мбайт)	1	1	-
3. Модуль оперативный запоминающий CM1425.3537.02 (0,5 Мбайт)	-	-	2
4. Накопитель на магнитных дисках CM5508 (11 Мбайт)	2	-	2
5. Накопитель на магнитных дисках CM5509 (30,8 Мбайт)	-	2	-
6. Накопитель на гибких магнитных дисках CM5639.M1.01	2	2	2

Пример системной конфигурации с
одной ГМП

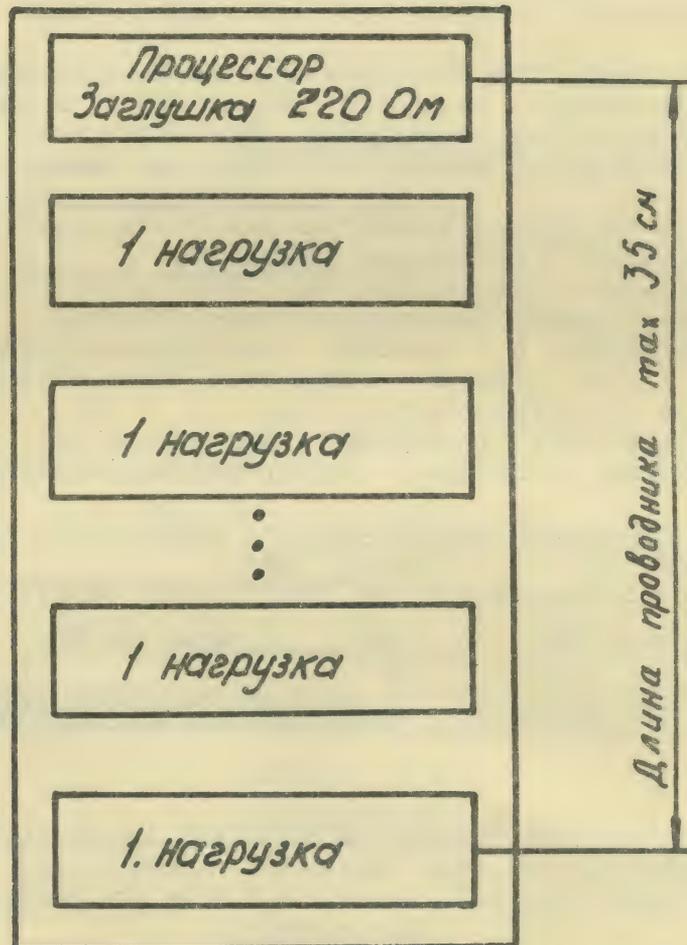


Рис.32

Пример системной конфигурации
с двумя ГМП

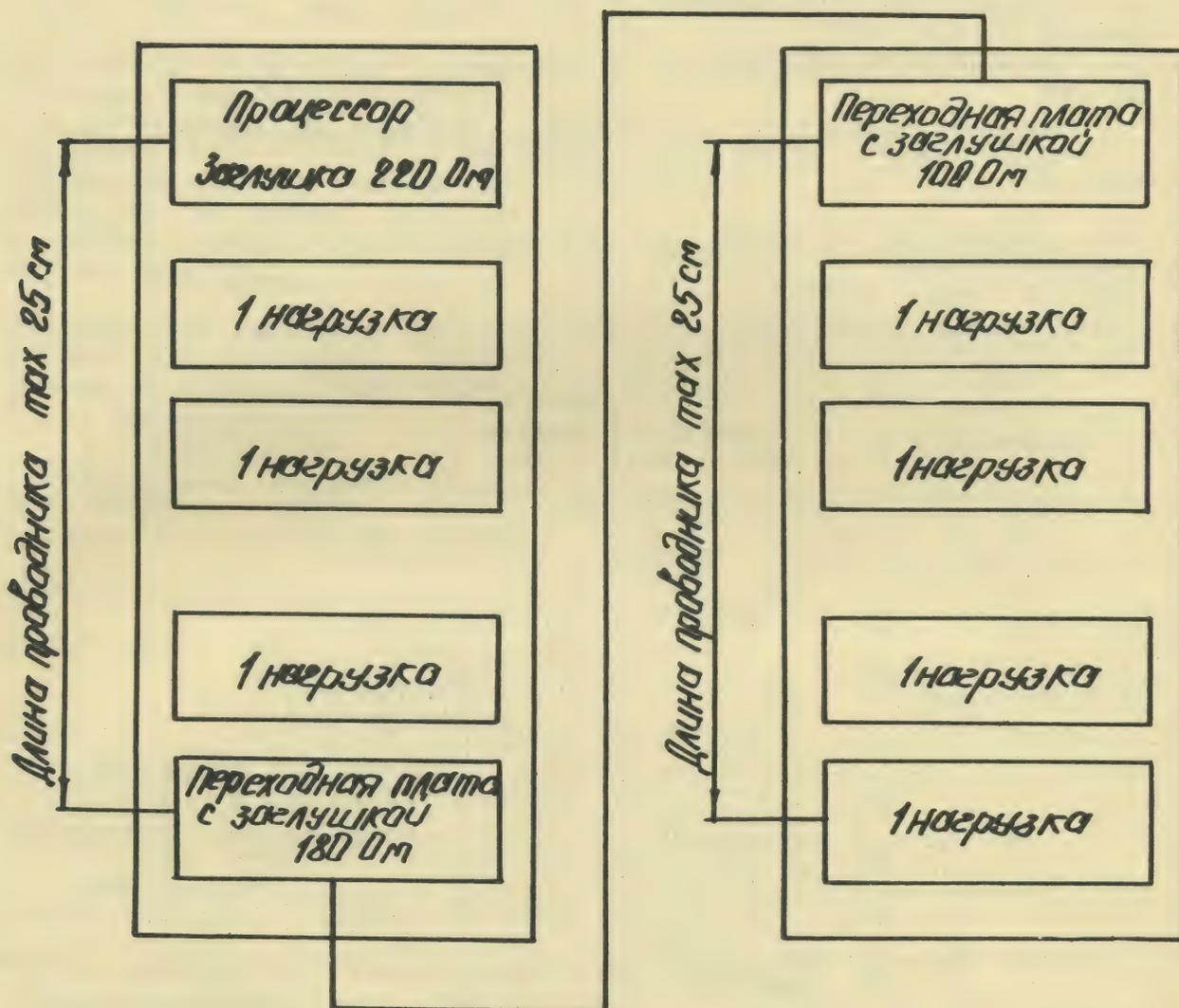


Рис. 33

Техническая характеристика

Быстродействие, тыс.кор.ком/с	3000	
Емкость оперативной памяти, Кбайт		И
для СМ1425.01 и		
СМ1425.02	2000	
для СМ1425.03	1000	
Емкость внешней памяти на магнитных дисках, Мбайт		
для СМ1425.01	22	
для СМ1425.02	61,6	
Масса комплекса, кг, не более	110	
Площадь, занимаемая комплексом, м ²	8 *	
Потребляемая мощность, КВА	1,0	
Количество каналов для подключения видеотерминалов	6	

* - с учетом площади, занимаемой двумя столами для установки видеотерминалов и печатающего устройства. Столы в состав комплекса не входят.

4.2. КОНСТРУКЦИЯ

Основой конструкции ВК СМ1425 является базовый блок, выполненный в виде тумбы в пластмассовом корпусе рис. 35,36. В базовом блоке размещены накопители на магнитных дисках, монтажный блок с посадочными местами для установки восьми блоков элементов (БЭ).

Как правило, электронные устройства ВК СМ1425 выполнены в виде одного БЭ. Исключение составляет контроллер НМД и НГМД, который состоит из двух БЭ.

БЭ - многослойная печатная плата с расположенными на ней электрорадиоэлементами и соединительными элементами. На плате закреплен экстрактор для установки и фиксации БЭ.

Габаритные размеры БЭ 245x250x16 мм.

На лицевой стороне базового блока установлен пульт управления комплексом. На тыльной стороне размещены распределительные панели для подключения кабелей связи с видеотерминалами и печатающими устройствами, а также диагностический пульт комплекса.

В состав базового блока входит также блок питания и три вентилятора.

Габаритные размеры базового блока 720x200x560 мм.

Установка блоков элементов

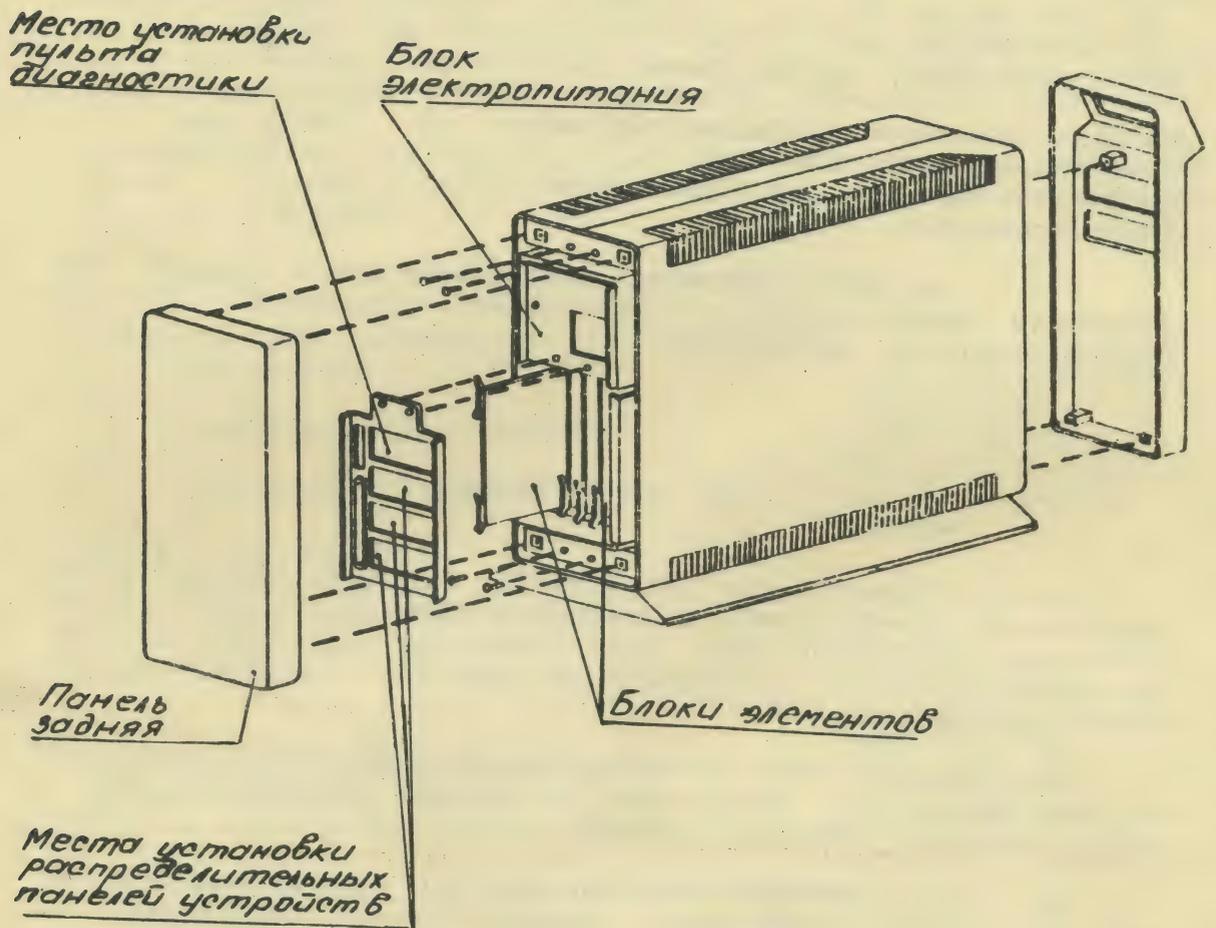


Рис.35

Установка накопителей на
магнитных дисках

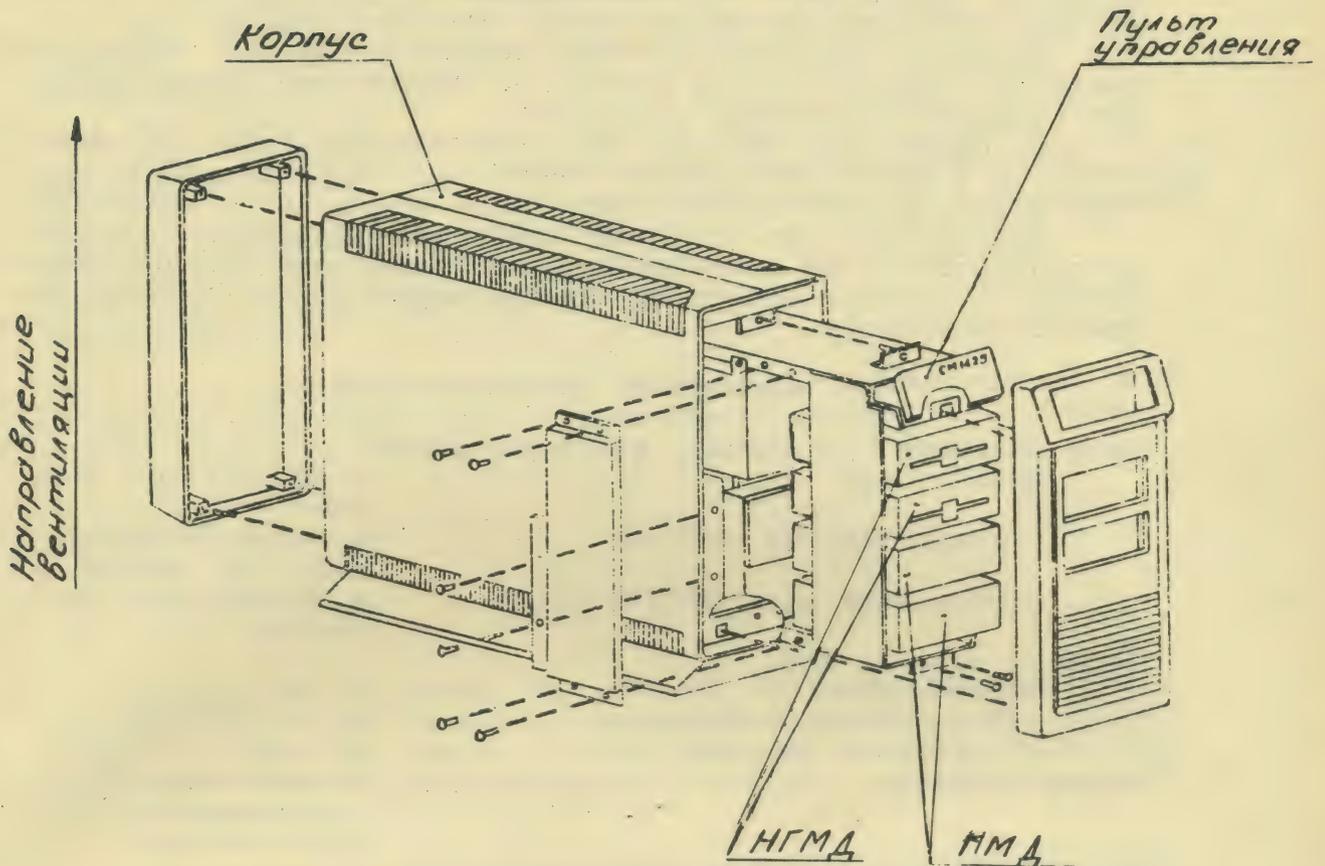


Рис. 36

5. ОПИСАНИЕ УСТРОЙСТВ

5.1. ПРОЦЕССОР

Основным устройством, определяющим архитектуру СМ1425 является процессор. Это одноплатный модуль БЭ СМ1425/000, который является составной частью базового блока.

Построен процессор на базе микропроцессорной сборки. Он реализует полную систему команд и обеспечивает взаимодействие входящих в комплекс устройств.

В процессоре имеется быстродействующая буферная память емкостью 8 Кбайт, постоянная память на 16 Кбайт для загрузчика и встроенных тестов и контроллер консольного терминала.

Независимо от состава комплекса процессор всегда устанавливается на фиксированное (восьмое) место в монтажном блоке. С помощью кабеля процессор связан с диагностическим пультом комплекса.

Техническая характеристика

Представление информации, двоичные числа:

беззнаковые	в поразрядном двоичном коде
с фиксированной запятой	в дополнительном коде со знаком
с плавающей запятой	в прямом коде со знаком
Форматы данных, бит:	
беззнаковые	8, 16
с фиксированной запятой	8, 16, 32
с плавающей запятой	32, 64
Формат команд -	нульадресные, одноадресные, двухадресные
Производительность, млн. коротких команд в секунду.	3
Емкость адресуемой памяти, Мбайт	до 4

5.2. МОДУЛИ ОПЕРАТИВНЫЕ ЗАПОМИНАЮЩИЕ

Модули оперативные запоминающие используются в СМ1425 в качестве оперативной памяти.

Модули предназначены для приема, хранения и выдачи информации. Модули могут поставляться в составе комплекса или самостоятельно.

Техническая характеристика

Максимальная информационная емкость модуля 2 Мбайта, где М=1024К. Варианты информационной емкости приведены в табл. 12.

Таблица 12

Шифр модуля	Шифр блока элементов в модуле	Емкость, Мбайт
СМ1425.3537	СМ1425/001	2,0
СМ1425.3537.01	СМ1425/001.01	1,0
СМ1425.3537.02	СМ1425/001.03	0,5

Разрядность ячейки памяти 16 бит плюс 6 контрольных бит

Выполняемые операции:

ЧТЕНИЕ СЛОВА (ЧТС)

ЗАПИСЬ СЛОВА (ЗПС)

ЧТЕНИЕ-МОДИФИКАЦИЯ-ЗАПИСЬ

ЗАПИСЬ БАЙТА

БЛОЧНАЯ ЗАПИСЬ, БЛОЧНОЕ ЧТЕНИЕ

Максимальный размер блока - 16 слов, при условии, что разряды 4/1 начального адреса блока равны нулю.

Цикл обращения при операциях ЧТС, ЗПС не более 0,7 мкс (без учета времени обмена по шине и при отсутствии регенерации).

Время выборки при операции ЧТС (от сигнала BDINL до сигнала BRPLYL при отсутствии регенерации), не более 0,5 мкс.

Сопряжение устройства с комплексом осуществляется в соответствии с интерфейсом МПИ.

Ток потребления в рабочем режиме от источника питания напряжением (5 +/- 0,25) В не более 4,5 А.

Габаритные размеры модуля, мм 250x245x16.

Масса, кг, не более 0,7.

В модулях предусмотрена коррекция одиночных и обнаружение двойных ошибок.

Максимальное адресное пространство комплекса имеет емкость 4 Мбайта и допускает установку одного или двух модулей, каждый из которых имеет регистр состояния CSR, табл. 13.

Таблица 13

Шифр модуля	!Адрес регистра! !состояния!	!Начальный адрес модуля!	!Конечный адрес модуля!	!Место установки модуля в монтажном блоке!
CM1425.3537	!17772104!	!00000000!	!07777777!	07
CM1425.3537	!17772106!	!10000000!	!17757777!	06
CM1425.3537	!17772104!	!00000000!	!07777777!	07
CM1425.3537.01	!17772106!	!10000000!	!13777777!	06
CM1425.3537	!17772104!	!00000000!	!07777777!	07
CM1425.3537.02	!17772106!	!10000000!	!11777777!	06
CM1425.3537.02	!17772104!	!00000000!	!01777777!	07
CM1425.3537.02	!17772106!	!02000000!	!03777777!	06

Регистр состояния имеет три формата. Для выбора формата необходимо записать соответствующий код в разряды [2,14] регистра CSR согласно табл. 14. Форматы CSR приведены в табл. 15.

Таблица 14

Биты CSR										Примечание
14	02	12	11	10	09	08	07	06	05	
0	0	0	A17	A16	A15	A14	A13	A12	A11	N банка 1K слов при некорректируемой ошибке
1	0	0	0	0	0	A21	A20	A19	A18	N страницы 128 Кслов при некорректируемой ошибке
X	1	A20	A19	S5	S4	S3	S2	S1	S0	N линейки и синдром при любой ошибке

Таблица 15

Бит CSR	Формат 1		Формат 2		Формат 3		Читается	Пишется с МПИ, сбрасывается по МПИ	Формируется при ошибке	Отмечается при защите
	CSR[02]=0	CSR[14]=0	CSR[02]=1	CSR[14]=1	СЛО	АЛО				
0	Разрешение прерывания при некорректируемой ошибке						+	+		
1	Запрет коррекции одиночных ошибок						+	+		+
2	Запрет записи контрольных разрядов. Чтение формата 3						+	+		+
3	Номер защищенной зоны						+	+		
4	Признак любой ошибки						+	+	+	
5	АНО 11	АНО 18	СЛО 00				+		+	
6	АНО 12	АНО 19	СЛО 01				+		+	
7	АНО 13	АНО 20	СЛО 02				+		+	
8	АНО 14	АНО 21	СЛО 03				+		+	
9	АНО 15	0	СЛО 04				+		+	
10	АНО 16	0	СЛО 05				+		+	
11	АНО 17	0	АЛО 19				+		+	

Продолжение табл.15

Бит	Формат 1	Формат 2	Формат 3	Читается	Пишется	Формируется	Отменяется
CSR	CSR[02]=0	CSR[02]=1	CSR[02]=1	с MPI	с MPI	с MPI	с MPI
	CSR[14]=0	CSR[14]=1			по INITL		
12	0	0	АЛО 20	+		+	
13	Разрешение защиты			+	+		
14	Чтение формата 2			+	+		
15	Признак некорректируемой ошибки			+	+	+	

В табл. 14 и 15 приняты следующие условные обозначения:

- АНО - адрес некорректируемой ошибки;
- АЛО - адрес любой ошибки;
- СЛО - синдром любой ошибки;
- А - адрес;
- С - синдром.

Запись в разряды CSR[11/5] в формате 1,2 выполняется при установке в "1" бита CSR[15], а в формате 3 запись в разряды CSR[12/5] - при установке в "1" бита CSR[4].

При установке в "1" бита CSR[2] в операциях записи отменяется запись контрольных разрядов. Таким образом, выполняется запись информационных разрядов, а контрольные разряды сохраняют свое предыдущее состояние. При установке в "1" бита CSR[1] отменяется коррекция одиночных ошибок.

Предусмотрена возможность отмены действия бит[1,2]CSR в зоне защиты. Выбор зоны защиты определяется кодом CSR[13,3], причем коррекция ошибок выполняется согласно табл. 16, а запись контрольных разрядов согласно табл. 17.

Таблица 16

Код CSR	Режим работы МОЗ		
13	03	01	
x	x	0	Разрешение коррекции по всему объему
0	x	1	Запрет коррекции по всему объему
1	0	1	Запрет коррекции по всему объему, кроме первых 256 Кбайт
1	1	1	Запрет коррекции по всему объему, кроме вторых 256 Кбайт

Код CSR			Режим работы модуля
13	03	02	
x	x	0	Разрешение записи контрольных разрядов по всему об'ему
0	x	1	Запрет записи контрольных разрядов по всему об'ему
1	0	1	Запрет записи контрольных разрядов по всему об'ему, кроме первых 256 кбайт
1	1	1	Запрет записи контрольных разрядов по всему об'ему, кроме вторых 256 Кбайт

5.3. ВНЕШНЯЯ ПАМЯТЬ

В качестве системного устройства внешней памяти на магнитных дисках в СМ1425 используются два типа 130-миллиметровых накопителей на жестких магнитных дисках типа "винчестер" - СМ5508 и СМ5509, отличающиеся друг от друга об'емом хранимой информации, и накопители на гибких магнитных дисках СМ5639.М1.01.

В типовых комплексах устанавливаются по два накопителя одного типа.

5.3.1. Накопители на магнитных дисках

Техническая характеристика НМД СМ5508

Неформатная емкость, Мбайт	12,76
Информационная емкость (форматированная), Мбайт	11
Скорость обмена данными, Мбит/с	5
Время поиска, мс:	
минимальное, не более	3
среднее, не более	85
максимальное, не более	230
Метод записи	МФМ
Продольная плотность записи, бит/мм, не менее	357,2
Поперечная плотность записи, дорожек/мм	13,6
Число головок	4
Число цилиндров	306
Частота вращения шпинделя, об/мин	3600 \pm 0,5 %
Время пуска накопителя, с, не более	15
Время готовности к работе, с	30
Время успокоения головок, мс, не более	15
Время останова накопителя, с, не более	20
Состав и функциональное назначение интерфейсных сигналов соответствуют интерфейсу ИМД-М для накопителей с подвижными головками на несменном носителе диаметром 130 мм системы СМ ЭВМ.	
Электропитание:	
+12 В \pm 5 %, ном. = 2,0 А, макс. = 4,5 А	
+5 В \pm 5 %, ном. = 1,2 А, макс. = 1,5 А	
Номинальная потребляемая мощность накопителя через 10 с после включения питающих напряжений, В.А, не более	30
Масса, кг, не более	2,5
Габаритные размеры, мм, не более	150x86x208

НМД СМ5509 отличается от СМ5508 информационной емкостью, равной 30,8 Мбайт (форматированной).

5.3.2. Накопители на гибких магнитных дисках

Техническая характеристика НГМД СМ5639.М1.01

Размер дискета, мм	133,3x133,3
Информационная емкость дискета (неформатированная), Кбайт	500
Число рабочих поверхностей	1
Время запуска двигателя, мс, не более	500
Скорость вращения дискета, об/мин	300+-1,5%
Время успокоения головки, мс	15
Время шага дорожка/дорожка, мс	3
Число дорожек	80
Скорость передачи, Кбит/с	250
Способ записи	ФМ, МФМ
Габаритные размеры, мм	146,0x41,5x203,0
Масса, кг	1,35
Электропитание:	
+ 12 В	ном.=0,5 А
+ 5 В	ном.=0,4 А
Номинальная потребляемая мощность, В.А	6,5

5.3.3. Контроллер НМД и НГМД СМ1425.5140

Контроллер НМД и НГМД СМ1425.5140 (далее контроллер) предназначен для управления внешними запоминающими устройствами (ВЗУ) на гибких и несменных жестких магнитных дисках типа НГМД СМ5639.М1.01 и НМД СМ5508, СМ5509 соответственно, с диаметром носителей 133 мм в составе СМ1425.

Техническая характеристика

Уровень программного прерывания	4
Адрес вектора прерывания	154
Число подключаемых ВЗУ	не более четырех (в том числе не более двух НМД)
Принцип работы контроллера	микропрограммный
Емкость оперативной памяти контроллера (буферного ОЗУ), Кбайт	4
Метод записи информации на НМД и НГМД	модифицированная фазовая модуляция (МФМ)
Скорость обмена с НГМД, Кбит/с	250 (31,25 Кбайт/с)
Скорость обмена с НМД, Мбит/с	5 (625 Кбайт/с)
Тип интерфейсов подключаемых накопителей:	
НМД - ИМД-М (ST506)	
НГМД - ИГМД	
Ток, потребляемый от источников электропитания, А,	
+5 В - не более	7
+12 В - не более	0,35
Масса, кг, не более	1,5
Конструктивное исполнение	два блока элементов размером 250x245x16 мм каждый

Контроллер имеет два программно доступных регистра:
 регистр адреса и состояния (РАС) 772152
 регистр синхронизации обмена (РСО) 772150

Обмен данными осуществляется в режиме прямого доступа к памяти 16-разрядными словами

Контроллер обеспечивает режим блочного обмена данными с оперативной памятью комплекса

Контроллер имеет встроенные средства самодиагностики и визуальное отображение ее результатов

Контроллер является микропрограммно управляемым устройством с пакетно-ориентированным протоколом обмена, выполнен на базе однокристалльного 16-разрядного микропроцессора КР1807ВМ1.

Операционная система управляет работой контроллера с помощью программы драйвера.

Внутреннее функционирование контроллера обеспечивается программой - монитором (в дальнейшем - монитор) и микропрограммами блока микропрограммного управления (БМУ). Монитор записан в репрограммируемое постоянное запоминающее устройство емкостью 16 16-разрядных Кслов, а микропрограммы БМУ - в быстродействующих программируемых постоянных запоминающих устройствах емкостью 1 72-разрядных Кслов.

Монитор управляет основными функциональными блоками контроллера и реализует часть протокола пакетного обмена между контроллером и ВК. Под пакетом здесь следует понимать информацию определенной структуры, содержащую сведения о характере или результате обмена. Все операции, связанные с циклами обмена через магистраль МПИ или с чтением/записью информации на носитель, реализуются посредством микропрограмм БМУ, которые подчинены монитору.

Пакетный обмен происходит в режиме прямого доступа в память. В протоколе обмена используются три типа пакетов:

- пакет команд
- пакет ответов
- пакет коммуникаций.

Пакет команд содержит исходную информацию о команде и других параметрах обмена. Пакет ответов содержит информацию о состоянии ВЗУ, ошибках и признаках обмена. Адреса пакетов команд и пакетов ответов указаны в пакете коммуникаций. Адрес пакета коммуникаций сообщается контроллеру в начальном диалоге.

Пакеты формируются в буферном ОЗУ под управлением монитора контроллера и в оперативной памяти комплекса под управлением драйвера.

После включения электропитания формируется сигнал общего сброса и начинается выполнение тестовых программ монитора. При возникновении ошибочной ситуации код ошибки сохраняется на световых индикаторах, расположенных на плате контроллера.

В случае успешного прохождения тестовой программы индикаторы сбрасываются и монитор переходит к составлению текущей таблицы конфигурации устройств.

При составлении текущей таблицы конфигурации устройств монитор поочередно обращается к каждому ВЗУ, логически предусмотренному для контроллера и отмечает подключенные ВЗУ. Затем монитор устанавливает на пульте управления СМ1425 световые индикаторы защиты записи и готовности согласно состоянию этих органов управления и переходит в режим ожидания приема информации.

Перед началом работы с контроллером драйвер запускает

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

!	0!	0!	0!	0!	0!	0!	0!	0!	0!	0!	0!	0!	0!	!	1!

															!

Используется в диагностических целях _____!

$RAC[0] = 1$ - признак завершения начального диалога.

Нулевое значение RAC после инициализации воспринимается драйвером как признак нормального завершения.

Если $RAC[15] = 1$, то произошла ошибка.

После успешного завершения инициализации драйвер чтением PCO дает команду контроллеру принять пакет коммуникаций. Структура пакета коммуникаций приведена на рис. 37 и содержит информацию об адресах пакетов команд, пакетов ответов и флагах обмена каждым пакетом. Пакеты команд и ответов резервируются для каждого пользователя при организации мультипрограммного доступа к ВЗУ. Каждому пакету соответствует двухсловный описатель. Первое слово описателя содержит часть адреса пакета, второе слово - флаги пакета и физическое расширение адреса.

После заполнения пакета коммуникаций необходимо заполнить пакет команд и подготовить буфер для пакета ответов. Признаком готовности пакета команд со стороны драйвера служит чтение драйвером регистра PCO . После этого контроллер читает параметры команды, которую ему необходимо выполнить, выполняет команду и заполняет буфер ответов. При обмене контроллер устанавливает флаг обмена пакетом команд и флаг обмена пакетом ответов. Если задать значение вектора, не равное нулю, то в этом случае имеется возможность инициализировать прерывание по завершению обмена пакетами. После завершения обмена контроллеру драйвер может передавать очередной пакет команд и сигнал синхронизации, при этом должны быть установлены флаги обменов в пакете коммуникаций. Для приведения контроллера в исходное состояние необходимо провести операцию записи в регистр синхронизации PCO . При чтении и записи в pcO передачи информации не происходит. Перечень команд контроллера приведен в табл. 18.

Структура пакета коммуникаций

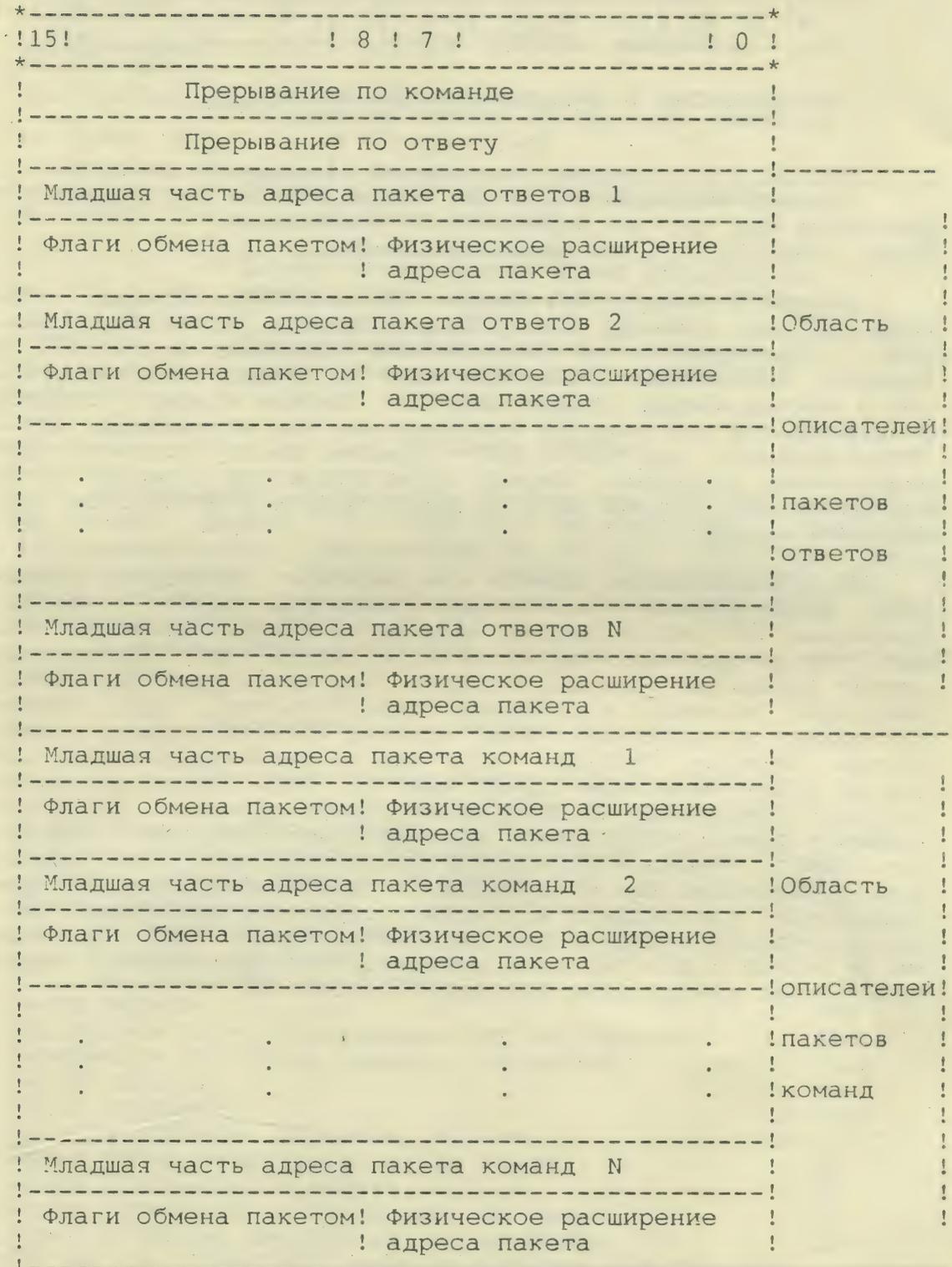


Рис. 37

Таблица 18

Код команды	!	Функция
1	!	Отвержение (команда завершается по истечении периода синхронизации)
2	!	Получить статус команды (сообщение статуса выбранной команды возвратом числа, отображающим выполнение команды)
3	!	Получить статус накопителя (сообщение статуса выбранного накопителя)
4	!	Установить характеристики контроллера
10	!	Выключение (перевод выбранного накопителя в свободное состояние)
11	!	Включение (логическое включение выбранного накопителя)
12	!	Установить характеристики накопителя
13	!	Определить выбор пути
20	!	Выборка (чтение данных из выбранного накопителя в буфер данных)
22	!	Очистка (запись нулей в адресованный блок выбранного накопителя)
24	!	Произвести замену
40	!	Сравнение с внешними данными (чтение данных с выбранного накопителя и сравнение с данными внешнего ОЗУ)
41	!	Чтение (чтение адресованного логического блока выбранного накопителя во внешнюю память)
42	!	Запись (запись информации из внешней памяти в адресованный логический блок выбранного накопителя)

Коды ошибок и отказов контроллера, возникающих при выполнении команд, заносятся в регистр РАС и приведены в табл. 19, коды состояний приведены в табл. 20.

Таблица 19

Состояние регистра РАС	!	Причина ошибки
100 001	!	Ошибка завершения операции регистрового ППЗУ при чтении многословных параметров из магистрала
100 002	!	Ошибка завершения операции регистрового ППЗУ при записи многословных параметров
100 006	!	Ошибка завершения операции регистрового ППЗУ при чтении однословного параметра
100 007	!	Ошибка завершения операции регистрового ППЗУ при записи однословного параметра
100 011	!	Таймаут выборки внешнего ОЗУ, определяемый протоколом обмена

Продолжение табл. 19

Состояние ! регистра ! РАС !	Причина	ошибки
100 012 !	Превышение предела кредитов	
100 014 !	Неустраняемая ошибка данных монитора	
100 016 !	Идентификатор команд отличен от "0" и "2"	
100 022 !	Ошибка буферного ОЗУ	
100 023 !	Нет продолжения диалога	
100 024 !	Ошибка чтения ПЗУ	
100 025 !	Нарушена последовательность тестирования ! регистра синхронизации PCO	

Таблица 20

Код байта	! Состояние завершения обмена !
0	! Нормальное окончание
1	! Неверная команда
2	! Команда отвергнута
3	! Выбранный накопитель ! находится в автономном режиме
4	! Накопитель свободен
5	! Ошибка формата
6	! Защита записи
7	! Ошибка сравнения
10	! Ошибка данных
11	! Ошибка обращения к внешнему ! ОЗУ
12	! Ошибка контроллера
13	! Ошибка накопителя
37	! Обобщение внутренней самодиагностики

5.3.4. Накопители на магнитной ленте

В CM1425 в качестве внешней памяти используется модификация накопителя на магнитной ленте CM5308. Накопитель изготавливается в настольном исполнении со встроенным форматером. Накопитель обеспечивает чтение лент, записанных на механизмах, применяемых в ранних моделях CM ЭВМ.

Техническая характеристика CM5308

Режим работы	старт-стопный
Скорость движения ленты, м/с	0,635
Метод записи	БВН1, ФК
Скорость обмена информацией, Кбайт/с	20-БВН1, 40-ФК
Плотность записи, байт/мм	32-БВН1, 63-ФК
Ширина ленты, мм	12,7

Максимальный диаметр используемой кассеты, мм	216
Магнитная головка	9-дорожечная, запись, считывание
Габаритные размеры мм, не более	310, 3x482, 6x325
Вес, кг, не более	35
Потребляемая мощность В.А, не более	250
Электропитание накопителя осуществляется от однофазной сети 220 В	

Более высокая скорость обмена информацией достигается в случае применения накопителя СМ5316, который в отличие от СМ5308 может работать не только в старт-стопном, но и потоковом режиме. Накопитель выполнен в настольном исполнении с горизонтальным расположением бобин.

Техническая характеристика СМ5316

Скорость движения ленты, м/с	
старт-стопный режим	0,635
потоковый режим	2,54
Скорость обмена информацией, Кбайт/с	
старт-стопный режим	40
потоковый режим	160
Плотность записи, бит/мм	63
Метод записи	ФК
Ширина ленты, мм	12,7
Диаметр используемых кассет, мм	267; 215,9; 177,8
Магнитная головка	9-дорожечная, запись, считывание
Габаритные размеры, мм, не более	222x482x762
Вес, кг, не более	65
Потребляемая мощность, КВ.А, не более	0,4
Электропитание осуществляется от однофазной сети 220 В	
Максимальная емкость бобины, Мбайт	40

5.3.5. Контроллер НМЛ-П СМ1425.5021

Контроллер НМЛ-П СМ1425.5021 предназначен для обеспечения управления работой накопителей на магнитных лентах потокового и старт-стопного типа в составе ВК СМ1425.

Техническая характеристика

Максимальная скорость обмена, Кбайт/с	160
Метод записи	БВН1, ФК
Плотность записи, бит/мм	32, 63
Режимы работы НМЛ-П	старт-стопный, потоковый
Номинальная емкость на один НМЛ-П, Мбайт	40
Тип интерфейса для подключения НМЛ-П к контроллеру	по НМ МПК по ВТ 115-87
Базовый адрес	17772520
Базовый адрес вектора прерывания	224
Уровень приоритета	4-7
Обмен данными по линиям МПИ	ЗПД
Количество подключаемых НМЛ	2
Напряженье электропитания, В	5
Потребляемый ток, А, не более	4
Исполнение контроллера	одноплатное
Габаритные размеры блока элементов, мм, не более	245x250x16

Вес, кг, не более

0,7

В контроллере имеется два программно доступных регистра:

- 1) регистр адреса шины / буфера данных TSBA/TSDB;
- 2) регистр состояния TSSR.

Адреса регистров приведены в табл. 21.

Таблица 21

Адрес регистра (18 бит)		! Логический ! номер ! устройства	
TSBA/TSDB	TSSR		
772520	772522	!	0
772524	772526	!	1
772530	772532	!	2
772534	772536	!	3

Адреса регистров с помощью перепайваемых перемычек могут быть расположены в других зонах памяти. Начальные адреса зон (адреса TSBA/TSDB): 772720, 777360, 777420.

В контроллере с помощью перепайваемых перемычек установлено соотношение между логическим номером устройства, физическим номером НМЛ-П и режимом работы, приведенное в табл. 22. соотношение может быть изменено заказчиком.

В потоковом режиме, в отличие от старт-стопного, НМЛ выполняет высокоскоростную непрерывную передачу информации. Так для НМЛ СМ5316 в потоковом режиме скорость движения ленты 2,54 м/с. При работе в потоковом режиме интервал между операциями, задаваемыми процессором, не должен быть менее 2,54 м/с. При меньшей частоте обращения накопитель автоматически выходит из потокового режима, но может вернуться в него при увеличении частоты обращений. Обязательным условием работы в потоковом режиме является также обращение к соответствующему логическому номеру устройства (см. табл. 22).

Таблица 22

Логический номер устройства	! Номер ! НМЛ-П	! Плотность ! записи, ! бит/мм	! Режим работы			
0	!	0	!	32	!	Старт-стопный
1	!	0	!	63	!	Потоковый
2	!	1	!	32	!	Старт-стопный
3	!	1	!	63	!	Потоковый

Устройство с логическим номером "0" имеет адрес вектора прерывания 224, для логического устройства "1" адрес вектора прерывания задается перемычками.

В базовом варианте контроллера установлен адрес вектора прерывания логического устройства номер "1" равным 300.

Адрес вектора прерывания для логических устройств "2" и "3" увеличивается на четыре и восемь соответственно по отношению к адресу вектора прерывания логического устройства номер "1". Таким образом, в базовом варианте логическое устройство "2" имеет адрес вектора прерывания равным 304, устройство "3" - 310 в восьмеричной системе.

Команды, данные и состояние передаются из памяти ВК СМ1425 в контроллер и из контроллера в память ВК СМ1425

группами байтов, которые называются пакетами. Существует четыре типа пакетов:

- пакет команды
- пакет данных
- пакет характеристик
- пакет сообщения (или конечный пакет).

Передача данных, пакетов управления осуществляется по прямому доступу.

Назначение программно доступных регистров

TSBA содержит начальный адрес пакета команды в памяти ВК. Со стороны МПИ только читается.

TSDB содержит начальный адрес пакета команды. Со стороны МПИ только записывается.

TSSR содержит информацию о состоянии контроллера после завершения каждой команды, а также разряды 16, 17 адреса МПИ.

Запись по адресу TSSR в старший байт рассматривается как запись в расширенный регистр буфера данных TSDBX. Запись в TSDBX возможна при установленном в "1" бите TSSR[7].

Значение разрядов регистра TSBA приведено в табл. 23.

Таблица 23

Разряд	Описание
0,1	Загружаются нулями, определяя адрес, кратный 4
2-15	Принимают значение TSDB[2-15] каждый раз, когда регистр TSDB загружается процессором
16,17	Принимают значение TSDB[0,1] каждый раз, когда регистр TSDB загружается процессором. Отображаются в битах TSSR[8,9]
18-21	принимают значение TSDBX[0,3] при записи регистра TSDBX, если разрешена 22-разрядная адресация. Не могут быть считаны

Значение разрядов регистра TSSR приведено в табл. 24

Таблица 24

Разряд	Обозначение	Описание
0	-	Не используется
1	TC0	Бит [0] класса завершения
2	TC1	Бит [1] класса завершения
3	TC2	Бит [2] класса завершения Биты TSSR[1-3] используются только при TSSR[15]=1. Значение кода класса завершения приведено в табл. 25
4,5	-	Не используются

Разряд	Обозначение	Описание
6	OFL	Автономный режим "1" означает, что НМЛ-П работает автономно и не подчиняется командам перемещения ленты
7	SSR	Контроллер готов "1" означает, что контроллер не занят и готов принять следующую команду
8	A16	Биты [16,17] адреса шины Отображают значение битов [16,17] регистра TSBA
9	A17	
10	NBA	Необходим адрес буфера "1" означает, что контроллеру необходим адрес буфера сообщения. Бит очищается после успешного завершения команды УСТАНОВИТЬ ХАРАКТЕРИСТИКИ и всегда устанавливается после инициализации
11	NXM	Несуществующая память Устанавливается контроллером при попытке осуществить передачу в оперативную память или из памяти ВК по несуществующему адресу Класс завершения 4,5
12	RMR	Отказ от модификации регистра Бит устанавливается контроллером, когда адрес пакета команды загружается в TSDB при TSSR[7]=0
13,14	-	Не используются
15	SC	Специальные условия "1" означает неправильное завершение последней команды Код класса завершения содержится в TSSR[1-3]

Таблица 25

Разряд TSSR			Описание
3	2	1	
0	0	0	Обычное завершение
0	0	1	Условие ВНИМАНИЕ. Устанавливается при переходе в автономный режим (TSSR[6]) или битом ONL XSTATO при обнаружении условия прерывания
0	1	0	Признаки состояния НМЛ-П Устанавливается битами BOT, RLL, LET, RLS, TMK слова 0 расширенного состояния (XSTATO)
0	1	1	Отказ от выполнения функции Устанавливается битами BOT, WLK, VCK, ONL, ILA, ILC, NEF, WLE слова 0 расширенного состояния (XSTATO)
1	0	0	Исправимая ошибка (положение ленты - на одну зону назад от позиции начала выполнения команды)
1	0	1	Исправимая ошибка (лента не переместилась)
1	1	0	Неисправимая ошибка (потеряно положение ленты)

Значение разрядов регистра TSDBX приведено в табл. 26.

Таблица 26

Разряд	Обозначение	Описание
0	A18	Биты [18-21] начального адреса пакета
1	A19	команды
2	A20	При TSSR[7]="1" биты загружаются во
3	A21	внутренний регистр TSBA[18-21]
4-6	-	Не используется, всегда "0"
7	BT	Бит команды самозагрузки "1" при TSSR[7]="1" заставляет ленту перемотаться в начало Затем программно выполняются следующие действия: первая зона ленты должна быть пропущена. Вторая зона (первые 512 байтов) должны быть загружены в оперативную память ВК, начиная с адреса 0. TSSR[7] будет сброшен, пока не завершится последовательность самозагрузки или не возникнет ошибка

Пакет команды представляет собой четыре шестнадцатиричных слова, хотя не все команды используют все четыре слова пакета. Первое слово пакета команды называется словом заголовка.

Значение разрядов слов пакета команд приведено в табл. 27.

Таблица 27

Сло- во	Раз- ряд	Обоз- наче- ние	Описание	
1	0-3	-	Поле кода команды. Используется с полем режима команды для определения команд накопителя и контроллера (табл. 28)	
	4	HDS	Выбор высокой плотности или потока "1" - высокая плотность, поток "0" - низкая плотность, старт-стоп	
	5-7	FMT1	000 - прерывание запрещено 100 - прерывание разрешено если прерывание разрешено, оно произойдет, когда установлен TSSR[15]=1 или TSSR[7]=1	
	8-11	-	Поле режима команды Используется с полем кода команды для определения команд накопителя и контроллера (см. табл. 28)	
	12	SWB	Обмен байтов "1" означает начало обмена с четного байта, "0" - с нечетного	
	13	OPP	Противодействие (выполнение команды повторного чтения в обратном порядке)	
	14	CVC	Очистка контроля тома	
	15	ACK	Подтверждение приема "1" означает, что буфер сообщения может быть использован контроллером Передает контроллеру управление буфером сообщения	
	2	0-15	A0-A15	Младшие разряды адреса буфера данных в оперативной памяти ВК
	3	0-5	A16-A21	Старшие разряды адреса буфера данных в оперативной памяти ВК
6-15		-	Не используется всегда "0"	
4	0-15	-	Счетчик байтов Количество байтов, которые должны быть переданы	

Таблица 28

Поле кода команды				Команда	Поле режима команды				Режим
3	2	1	0		11	10	9	8	
0	0	0	1	Чтение	0	0	0	0	Чтение
					0	0	0	1	Обратное чтение
					0	0	1	0	Повторное чтение (пропустить назад, читать вперед или назад, пропустить вперед)
					0	0	1	1	Повторное обратное чтение (пропустить вперед, читать назад или читать вперед, пропустить назад)
0	1	0	0	Установить характеристики	0	0	0	0	Установить адрес буфера сообщения состояния и буфер характеристик
0	1	0	1	Запись	0	0	0	0	Запись
					0	0	1	0	Повторная запись (пропустить назад, стереть, записать данные)
1	0	0	0	Позиция	0	0	0	0	Пропуск зоны вперед *1
					0	0	0	1	Пропуск зоны назад *1
					0	0	1	0	Пропуск маркеров группы зон вперед (пропуск файлов) *1
					0	0	1	1	Пропуск маркеров группы зон назад (пропуск файлов) *1
					0	1	0	0	Перемотка
1	0	0	1	Формат *2	0	0	0	0	Запись маркера группы зон
					0	0	0	1	Стирание (стирается 75 мм ленты)
1	0	0	1		0	0	1	0	Повторная запись

Продолжение табл. 28

Поле кода команды				Команда	Поле режима команды				Режим
3	2	1	0		11	10	9	8	
									маркера группы зон (пропустить назад, стереть, записать маркер группы зон)
1	0	1	0	Управление *2	0	0	0	0	Освободить буфер сообщения
					0	0	0	1	Перемотка и разгрузка
					0	0	1	0	Очистка (обрабатывается как NO-OP)
					0	1	0	0	Перемотка с немедленным прерыванием
1	0	1	1	Инициализация *2	0	0	0	0	Инициализация накопителя
1	1	1	1	Получить состояние *2	0	0	0	0	Получить буфер состояния

Примечание. *1 - пакет команд из двух слов;
 *2 - пакет команд из одного слова - слова заголовка команды.

Обычная последовательность выполнения команды чтения или записи выглядит следующим образом:

- 1) процессор читает регистр состояния TSSR;
- 2) процессор загружает в регистр буфера данных TSDB начальный адрес пакета команды УСТАНОВИТЬ ХАРАКТЕРИСТИКИ;
- 3) контроллер выбирает пакет команды УСТАНОВИТЬ ХАРАКТЕРИСТИКИ. Этот пакет содержит во втором и третьем слове адрес пакета характеристик, по которому контроллер выбирает (считывает) данный пакет. В пакете характеристик указаны адрес и длина буфера (пакета) сообщений. Контроллер фиксирует данную информацию и по окончании каждой операции формирует пакет (буфер) сообщений, передавая его в память ВК по указанному адресу;
- 4) процессор загружает в регистр буфера данных TSDB начальный адрес пакета команды чтения или записи;
- 5) контроллер выбирает пакет команды;
- 6) контроллер, как задатчик, начинает передачу данных между оперативной памятью ВК SM1425 и выбранным накопителем;
- 7) чтение или запись данных продолжается до тех пор, пока не будет исчерпан счетчик данных или не будет обнаружен конец зоны (при чтении);
- 8) информация о состоянии загружается в регистр TSSR контроллера и пакет сообщения, определенный последней командой УСТАНОВИТЬ ХАРАКТЕРИСТИКИ;
- 9) если требуется, контроллер вызывает прерывание как сигнал о конце команды.

В пакете команды УСТАНОВИТЬ ХАРАКТЕРИСТИКИ второе и третье слово содержат адрес буфера характеристики. Это обязательно четный адрес в оперативной памяти ВК СМ1425.

Четвертое слово пакета команды УСТАНОВИТЬ ХАРАКТЕРИСТИКИ указывает количество байтов буфера характеристики (размер буфера). Это может быть 6, 8 или 10 байтов.

Кроме того, команда УСТАНОВИТЬ ХАРАКТЕРИСТИКИ имеет второй пакет - пакет характеристик, длиной четыре или пять слов.

Первые два слова пакета характеристик содержат адрес пакета сообщения в оперативной памяти ВК СМ1425. Это обязательно четный адрес.

Третье слово пакета характеристик указывает количество байтов в буфере сообщения (размер буфера), это может быть 14 или 16 байтов.

Биты четвертого и пятого слов пакета определены в табл.29.

Таблица 29

Сло- во	Раз- ряд	Обоз- начение	Описание
4	0-3	-	Не используются
	4	ERI	Разрешение прерывания по команде ОСВОБОДИТЬ БУФЕР СООБЩЕНИЯ "1" - прерывание разрешено "0" - прерывание запрещено
	5	EAI	Разрешение прерывания по ВНИМАНИЮ "1" - прерывание разрешено "0" - прерывание запрещено
	6	ENB	Разрешается останов по команде ПРОПУСК МАРКЕРОВ ГРУППЫ ЗОН на ВОТ. "1" при ESS="1" означает, что если лента находится в ВОТ (на маркере начала ленты) и поступает команда ПРОПУСК МАРКЕРОВ ГРУППЫ ЗОН, произойдет останов ленты после первого маркера группы зон. При этом установится в "1" LET в XSTATO. При ENB "="0" LET не устанавливается и выполнение команды продолжается
4	7	ESS	Разрешается останов по команде ПРОПУСК МАРКЕРОВ ГРУППЫ ЗОН. Если ESS="1", при выполнении команды ПРОПУСК МАРКЕРОВ ГРУППЫ ЗОН произойдет останов, как только будет обнаружен двойной маркер (два последовательных маркера). Если ESS="0", команда завершится, когда будет исчерпан счетчик маркеров группы зон или обнаружен ВОТ.
4	8-15	-	Не используются

Продолжение табл. 29

Сло- во	Раз- ряд	Обоз- наче- ние	Описание
5	0-4	-	Не используются
	5	HDS	Выбор высокой скорости/высокой плотности. "0" - низкая плотность, или старт-стопный режим "1" - высокая плотность, или потоковый режим
	6-15	-	Не используются

Значения разрядов слов пакета сообщения приведено в табл. 30.

Таблица 30

Сло- во	Раз- ряд	Обоз- наче- ние	Описание
1	0-4	-	Тип сообщения. в сочетании с классом завершения в TSSR определяют, каким образом завершается выполнение команды (табл. 31)
	5-7	-	Всегда "0"
	8-11	-	Код класса ошибок Определяет класс отказа, информация о котором находится в остальной части буфера сообщения (табл. 32)
	12-14	-	Всегда "0"
	15	АСК	Подтверждение приема Бит используется контроллером. АСК="1" информирует процессор, что буфер команды в данный момент доступен для следующего пакета команд. Передает управление пакетом команд процессору
2	0-4	-	Поле данных пакета сообщения содержит код 1010 или 1100, т.е. 12 или 14 в восьмеричной системе. Соответствует пяти или шести следующим словам в пакете сообщения (12 или 14 байтов)
	5-15	-	Всегда "0"
3	0-15	RBPCR	Слово счетчика оставшихся записей Слово содержит счетчик оставшихся байтов, зон, маркеров групп зон для команд чтения, пропуска зоны и пропуска маркеров группы зон

Продолжение табл. 30

Сло- во	Раз- ряд	Обоз- наче- ние	Описание
			Содержимое не имеет значения для всех остальных команд
4	0-15	XSTATO	Слово 0 расширенного состояния Описание отдельных битов см. ниже
	0	EOT	Маркер конца ленты Устанавливается в "1", когда лента находится на маркере конца ленты или за ним. Бит не сбрасывается, пока маркер не будет пройден в обратном направлении под управлением программного обеспечения. При инициализации всегда сбрасывается в "0". Ручное перемещение маркера над датчиком не устанавливает и не сбрасывает бит EOT. Класс завершения 2
	1	BOT	Маркер начала ленты "1" указывает, что лента находится на маркере начала ленты Устанавливается на команде движения ленты в обратном направлении, если лента позиционирована в начале ленты или при выполнении команды встретился маркер начала ленты Класс завершения в первом случае - 3, во втором - 2
	2	WLK	Защита записи "1" указывает на отсутствие кольца разрешения записи в установленной ленте Класс завершения 3
	3	PEL	Накопитель фазокодированный "1" указывает на чтение и запись фазокодированных данных с плотностью 63 бит/мм "0" указывает на метод записи данных без возврата к нулю (БВН1) с плотностью 32 бит/мм
	4	VCK	Контроль тома Бит устанавливается в "1", если НМЛ-П изменяет состояние с дистанционного на автономное или наоборот Всегда устанавливается при инициализации Класс завершения 3
	5	IE	Прерывание разрешено Отражает состояние бита ПРЕРЫВАНИЕ РАЗРЕШЕНО в последней команде

Продолжение табл. 30

Сло- во	Раз- ряд	Обоз- наче- ние	Описание
4	6	ONL	<p>Дистанционный режим</p> <p>"1" означает, что НМЛ-П находится в дистанционном режиме в рабочем состоянии</p> <p>Класс завершения 1, если есть прерывание по ВНИМАНИЮ и 3, если команда отвергнута вследствие того, что механизм накопителя находится в автономном режиме, т.е. произошло изменение состояния готовности накопителя</p>
	7	MOT	<p>Движение</p> <p>"1" означает, что была предпринята попытка переместить ленту</p>
	8	ILA	<p>Недопустимый адрес</p> <p>Бит в "1", если адрес содержит более 18 битов или нечетное число</p> <p>Класс завершения 3</p>
	9	ILC	<p>Недопустимая команда</p> <p>Бит установлен в "1", если поле кода команды или поле режима команды содержит коды, не реализуемые контроллером</p> <p>Класс завершения 3</p>
	10	NEE	<p>Невыполнимая функция</p> <p>"1" означает, что команда не выполнена по одной из следующих причин:</p> <p>1) задана команда движения ленты в обратном направлении, но лента уже находится на маркере начала ленты;</p> <p>2) команда, связанная с перемещением ленты, была задана с битом SVC="0" (не задана ОЧИСТКА КОНТРОЛЯ ТОМА) в то время, как бит VCK уже установлен в "1";</p> <p>3) команда, связанная с перемещением ленты, задана, когда НМЛ-П находится в автономном режиме;</p> <p>4) команда записи задана при неустановленном кольце разрешения записи</p> <p>Класс завершения 3</p>
	11	WLE	<p>Ошибка защиты записи. Устанавливается в "1", если задана команда записи при неустановленном кольце разрешения записи</p> <p>Класс завершения 3</p>
	12	RLL	<p>Длинная зона</p> <p>"1" означает, что считанная с накопителя информация длиннее, чем</p>

Сло- во	Раз- ряд	Обоз- наче- ние	Описание
4			указанный счетчик байтов Класс завершения 2
	13	LET	Логический конец ленты Бит устанавливается только при движении ленты вперед по команде ПРОПУСК МАРКЕРОВ ГРУППЫ ЗОН в следующих случаях: 1) обнаружены два смежных маркера группы зон; 2) при ENB=1, если движение ленты начинается с BOT и первая встреченная запись - маркер группы зон. При ENB=0 LET не устанавливается. Класс завершения 2
	14	RLS	Короткая зона . Устанавливается в "1" в следующих случаях: 1) при операции чтения, если длина зоны в НМЛ-П была короче счетчика байтов; 2) команда пропуска маркеров группы зон была завершена до исчерпания счетчика маркеров Класс завершения 2
	15	TMK	Обнаружен маркер группы зон Бит устанавливается в "1", если при выполнении команд чтения или пропуска обнаруживается маркер группы зон, а также в результате команд "ЗАПИСЬ МАРКЕРА ГРУППЫ ЗОН или ПОВТОРНАЯ ЗАПИСЬ МАРКЕРА ГРУППЫ ЗОН. Класс завершения 2
5	0-15	XSTAT1	Слово расширенного состояния 1 Описание отдельных битов см. ниже
	0	PAR ER	Ошибка контроля по четности считанных из накопителя данных "1" означает, что ошибка обнаружена Класс завершения 4
	1	UNC	Неисправимые данные Бит устанавливается, если встречается ошибка контроля по четности без соответствующего указателя заблокированной дорожки или встретилось более одной заблокированной дорожки в заголовке или в поле данных Класс завершения 4
	2-7	-	Всегда "0"

Сло- во	Раз- ряд	Обоз- наче- ние	Описание
5	8	RBP	Ошибка контроля по четности считанных из накопителя данных "1" означает, что ошибка обнаружена. Класс завершения 4
	9-14	-	Всегда "0"
	15	DTL	Задержка данных Устанавливается в "1", если буферная память данных контроллера заполнена при команде ЧТЕНИЕ или не содержит информации при команде ЗАПИСЬ. Класс завершения 4
6	0-15	XSTAT2	Слово расширенного состояния 2 Описание отдельных битов см. ниже
	0-5	-	Номер версии программно-аппаратных средств Имеет смысл, если сообщение предназначено для команды УСТАНОВИТЬ ХАРАКТЕРИСТИКИ. В остальных случаях "0"
	6	-	Всегда "0"
	7	XFS	Установлен переключатель РАСШИРЕННЫЕ ВОЗМОЖНОСТИ (22-разрядная адресация)
	8-14	-	Всегда "0"
	15	OPM	Операция, переместившая ленту "1" означает, что последняя команда явилась причиной перемещения ленты
7	0-15	XSTAT3	Слово расширенного состояния 3 Описание отдельных битов см. ниже
	0	RIB	Возврат в BOT. Бит устанавливается в "1", если при выполнении команды с обратным направлением движения ленты встретился маркер начала ленты Движение ленты будет остановлено на маркере начала ленты Класс завершения 2
	1-2	-	Не используются
	3	DCK	Проверка плотности "1" означает, что идентификатор (IDB) неверный При чтении первой зоны после маркера начала ленты, было определено, что лента записана не в ФК.

Сло- во	Раз- ряд	Обоз- начен- ие	Описание
7			Однако, лента еще может быть считана, если окажется, что ошибка в IDB, а запись осуществлена в ФК. Класс завершения 6
	4	-	Не используется
	5	REV	Реверс Бит устанавливается в "1", если при выполнении текущей команды лента в НМЛ-П движется в обратном направлении. для многофункциональных команд, выполняемых повторно, этот бит устанавливается, если хотя бы одна команда выполняется в обратном направлении движения ленты
	6	OPI	Операция не завершена Бит устанавливается в "1", если команда чтения, пропуска зон или пропуска маркеров группы зон переместила ленту на 7,5 м без обнаружения каких-либо данных. Он также устанавливается в "1" при выполнении команд записи, если лента переместилась на 1,2 м и не обнаружены данные при контрольном чтении Класс завершения 6
	7-15	-	Не используются
8	0-15	XSTAT4	Слово расширенного состояния 4 Биты 0-14 слова не используются, всегда "0". Бит 15 описан ниже
	15	HSP	Высокая скорость "1" указывает, что НМЛ-П работает в режиме высокой скорости, или высокой плотности. "0" - в режиме низкой скорости, или низкой плотности

Таблица 31

Т и п с о о б щ е н и я

TSSR	Бит заголовка пакета сообщения	Обозначение	Определение
3 2 1	4 3 2 1 0		
0 0 0 0 1 0	1 0 0 0 0	END	Завершение выполнения команды без ошибок
0 1 1	1 0 0 0 1	FAIL	Сбой в выполнении команды
1 0 0 1 0 1 1 1 0 1 1 1	1 0 0 1 0	ERR	Одна или более ошибок в выполнении команды
0 0 1 1 1 1	1 0 0 1 1	ATTN	ВНИМАНИЕ Прерывание, условие которого определено кодом класса ошибок

Таблица 32

К о д к л а с с а о ш и б о к

Бит заголовка пакета сообщений	Обозначение типа сообщения	Определение класса ошибок
11 10 9 8 4 3 2 1 0		
0 0 0 0 1 0 0 1 1	ATTN	Накопитель изменил режим работы - переключился в автономный режим или в режим дистанционного управления
0 0 0 1 1 0 0 0 1	FAIL	Ошибки, вызванные признаками ILC (недопустимая команда), ILA (недопустимый адрес), NBA (необходим адрес буфера)
0 0 1 0 1 0 0 0 1	FAIL	Ошибки защиты записи

5.4. ВИДЕОТЕРМИНАЛЫ

В СМ1425 используются три типа видеотерминалов - СМ7238 (ПО "ТЕРМИНАЛ", г. ВИННИЦА), СМ7209.05 (ПНР) или СМ7233.

Терминалы являются экранными дисплеями общего назначения. В отличие от аналогичных устройств, применяемых ранее, в данных терминалах имеется память для задания параметров дисплея: формат экрана, скорость передачи, вид интерфейса и т.д.

В СМ7238, кроме того, имеется графический режим работы и возможность подключения цветного монитора.

5.4.1. Видеотерминал СМ7238

Видеотерминал программно совместим с устройствами VT52, VT100, VT200 и эмулирует систему команд ТЕКТРОНИХ 4010/4014 или основные команды REGIS в графических режимах по прототипу VT240.

Видеотерминал имеет три варианта исполнений: СМ7238, СМ7238.01, СМ7238.02.

Отличительные признаки исполнений следующие:

СМ7238 - отображение алфавитно-цифровой и псевдографической (в том числе отображаемой программируемыми символами) информации с возможностью ее вывода на внешнее устройство печати;

СМ7238.01 - то же, что и для СМ7238, а также возможность отображения графической информации (с системой команд ТЕКТРОНИХ 4010/4014). Имеет возможность отображения информации на внешнем цветном видеомониторе (палитра - 8 цветов);

СМ7238.02 - то же, что и для СМ7238 (кроме вывода на внешнее устройство печати), а также возможность отображения графической информации (с системой команд REGIS). Имеет возможность отображения информации на внешнем цветном видеомониторе.

Кроме этого, все варианты исполнений имеют:

энергонезависимую память (ЭНЗУ) параметров дисплея, позволяющую в режиме ВЫБОР (SET UP) с помощью клавиатуры установить или изменить параметры (экрана, клавиатуры, режимов работы, параметров связи с ВК и печатающим устройством, режим графики, режим окон и др.), которые могут сохраняться в ЭНЗУ после отключения дисплея от сети электропитания;

плавное или скачкообразное перемещение текста на экране;

автоматическое гашение яркости экрана;

набор встроенных тестов;

режим окон;

возможность загрузки от ВК "программных" наборов символов;

возможность высвечивания на экране управляющих символов.

Графический режим (режим ТЕКТРОНИХ 4010/4014)

Этот режим предназначен для поддержки программного обеспечения ТЕКТРОНИХ 4010/4014 (при его наличии).

В режиме ТЕКТРОНИХ 4010/4014 дисплей обеспечивает те функции ТЕКТРОНИХ, которые могут быть реализованы на растровой трубке.

Режим ТЕКТРОНИХ 4010/4014 поддерживает пакеты программ ТЕКТРОНИХ 4010/4014 и не предназначен для поддержки специальных прикладных программ, написанных не для данного дисплея.

Режим ТЕКТРОНИХ 4010/4014 обеспечивает следующие подрежимы:

алфавитно-цифровой подрежим - обрабатываются символы текста;

подрежим графопостроения - обрабатываются векторы, заданные точками в абсолютных координатах;

подрежим инкрементного графопостроения - аналогичен подрежиму графопостроения, отличие заключается в том, что точки определяются относительно текущей позиции;

подрежим построения точек - аналогичен подрежиму графопостроения за исключением того, что воспроизводятся только точки, заданные в абсолютных координатах, а вектор между этими точками не вычерчивается;

подрежим графического ввода (GIN) - автономный режим, аналогичный интерактивному режиму сообщения позиции REGIS.

Имеется пять базовых типов линий, каждая из которых воспроизводится с нормальной и повышенной яркостью.

Техническая характеристика

Количество строк	24
Количество символов в строке	80 или 132
Матрица символа, точек	7x8
Матрица программируемых символов, точек	8x10
Емкость буферной памяти отображения, Кслов, не менее	3,3
Интерфейс связи с контроллером	стык С2 или ИРПС
Скорость передачи линии связи с ВК, бит/с	до 19200
Интерфейс связи с печатающим устройством	стык С2
Скорость передачи для печатающего устройства, бит/с	до 9600
Электропитание, В	220
Потребляемая мощность, В.А	70
Габаритные размеры, мм	415x360x400
Габаритные размеры клавиатуры, мм	505x55x240
Масса, кг	19,5

5.4.2. Видеотерминал СМ7233

Видеотерминал СМ7233 программно совместим с устройствами VT52, VT100, VT320 и имеет:

энергонезависимую память параметров дисплея (ЭНЗУ), позволяющую в режиме SET UP с помощью клавиатуры или программно установить или изменить параметры (экрана, клавиатуры, режимов работы, параметров связи с ВК и печатающим устройством), которые могут сохраняться в ЭНЗУ после отключения дисплея от сети электропитания;

плавное или скачкообразное перемещение текста на экране;

автоматическое гашение яркости экрана;

набор встроенных тестов;

возможность введения возвратного ответа;

выход комплексного видеосигнала (возможность подключения другого дисплея);

регулировку наклона экрана;

возможность подключения печатающего устройства;

набор клавиш программируемых пользователем.

Техническая характеристика

Размер экран, мм	380
Языковая версия клавиатуры	латинская или латино-кирилличная
Количество строк	24
Количество символов в строке	80 или 132
Матрица символа, точек	7x9, переменная
Емкость памяти экрана, страниц	16
Емкость генератора символов, символов	512
Наборы символов: КОИ-7Н0, КОИ-7Н1, КОИ-7Н2 (совмещенный), КОИ-8, КОИ-8К1, пользовательский, многонациональные	
Интерфейс связи с контроллером	стык С2 или ИРПС
Скорость передачи линий связи с ВК, бит/с	до 19200
Интерфейс связи с печатающим устройством	стык С2
Скорость передачи для печатающего устройства, бит/с	до 19200
Электропитание, В	220
Потребляемая мощность, В.А	70
Габаритные размеры, мм	365x365x375
Габаритные размеры клавиатуры, мм	520x233x45
Масса, кг	14,5
Масса клавиатуры, кг	3

5.5. ПЕЧАТАЮЩИЕ УСТРОЙСТВА

Типовые комплексы оснащены настольным знаковосинтезирующим печатающим устройством СМ6329.02М.

К комплексу могут быть подключены быстродействующие печатающие устройства с выходом на интерфейс ИРПР - СМ6315 или СМ6362.

5.5.1. Печатающее устройство СМ6329.02М.

Печатающее устройство (ПУ) СМ6329.02М предназначено для вывода алфавитно-цифровой информации на бумагу из ВК СМ1425 и подключается к нему через контроллер СМ1425.7009.

ПУ является иглопечатающим матричным устройством последовательного типа с широкими возможностями программирования видов шрифтов, графического режима, интервалов между строками, подачи бумаги, управления форматом, количества символов в строке.

Тип интерфейса связи определяется сменной интерфейсной кассетой. Параметры передачи данных устанавливаются с помощью переключателей.

ПУ комплектуется различными бумагопротягивающими механизмами.

Техническая характеристика

Скорость печати, зн/с	100
Количество печатных экземпляров, шт	3
Количество игловок	9
Интерфейс связи с контроллером	стык С2, ИРПР
Ширина бумаги, мм	до 420
Растр символов, точек	9x9
Габаритные размеры, мм	540x290x140
Масса, кг	10
Потребляемая мощность, В.А, не более	70
Электропитание, В	220

5.5.2. Устройство алфавитно-цифровое параллельной печати (АЦПУ) СМ6362.

АЦПУ СМ6362 предназначено для вывода и регистрации на бумажный носитель алфавитно-цифровой информации и специальных символов.

АЦПУ подключается к ВК СМ1425 через контроллер СМ1425.7009.

Принцип действия АЦПУ параллельный, ударный, знакочечатающий. В качестве законосителя применяется металлическая замкнутая лента с нанесенным на нее набором символов, соответствующего варианта исполнения АЦПУ.

АЦПУ имеет три варианта исполнений. отличительные признаки исполнений приведены в табл. 33.

Таблица 33

Исполнение	Набор символов	Скорость печати строк/мин
СМ6362	КОИ-7Н0, КОИ-7Н1, КОИ-7Н2, КОИ-7Н3, КОИ-8НУ	600
СМ6362.01	КОИ-7Н0	900
СМ6362.02	КОИ-7Н1	900
СМ6362.03	КОИ-7Н2	900

Рекомендуемые типы бумаг: лента бумажная перфорированная ЛПУ-1-420 и ЛПУ-3-С-420.

В АЦПУ применяется красящая лента в кассетах типов КЛК-25-45, КЛК-25-63 или другие аналогичные.

АЦПУ выполняет следующие операции: печать знаков, перевод строк, перевод форматов, вертикальное табулирование, внутренние тесты.

Техническая характеристика

Количество печатных экземпляров, шт	3
Ширина тракта бумаги, мм	от 140 до 450
Количество символов в строке, шт	16, 64, 80, 132 (выбирается переключателями)
Шаг между строками, мм	3, 18 или 4,23 (выбирается переключателями)
Поле символа (высота x ширина), мм, не менее	2,5x1,5
Длина формата печати, мм	от 50,8 до 355,6
Пропуск количества строк между форматами	0, 3, 4, 6 (выбирается переключателями)
Интерфейс связи с ВК	ИРПР
Габаритные размеры, мм	600x400x1000
Масса, кг, не более	115
Потребляемая мощность, В.А, не более	1200
Электропитание, В	220
Об'ем, м3	0,24+-0,015

5.6. ПРОГРАММНОЕ УПРАВЛЕНИЕ ВИДЕОТЕРМИНАЛАМИ И ПЕЧАТАЮЩИМИ УСТРОЙСТВАМИ

Программное управление периферийными устройствами осуществляется через контроллер интерфейсов групповой СМ1425.7009. Кроме того, в составе технических средств СМ1425 есть два мультиплексора, которые обеспечивают обмен информацией между комплексом и удаленными терминалами.

Устройства функционально аналогичны и отличаются друг от друга внешними каналами связи:

- СМ1425.8540 - со стыком С2;
- СМ1425.8544 - с интерфейсом ИРПС.

5.6.1. Контроллер интерфейсов групповой СМ1425.7009

Контроллер предназначен для работы в составе вычислительных комплексов СМ1425 для подключения внешних устройств типа видеотерминалов алфавитно-цифровых, печатающих и других устройств (далее - ВУ), а также сопряжения двух ВК.

Контроллер обеспечивает асинхронную передачу данных между интерфейсом МПИ ВК и каналами передачи данных (далее каналы ПД) через линейный стык С2 и (или) через интерфейс ИРПР в режиме программной передачи (без прямого доступа в память).

Контроллер обеспечивает обмен информацией с ВУ по четырем независимым каналам ПД одновременно:

по первому каналу ПД через стык С2 с цепями модемного управления (адаптер А1.1);

по второму каналу ПД через стык С2 без цепей модемного управления (адаптер А1.2);

по третьему каналу ПД через интерфейс ИРПР с 8-разрядной шиной данных (адаптер А1.3);

по четвертому каналу ПД через интерфейс ИРПР с 16-разрядной шиной данных (адаптер А1.4).

Основные характеристики и параметры адаптеров приведены в табл. 34

Таблица 34

Адап-тер	Тип интерфейса	Скорость передачи даннх, бит/с	Рекомендуемая дальность передачи	Форматы данных, бит	Способ передачи цифрового сигнала данных	Режим организации связи с ВУ
А1.1	С2**	*	***	7 или 8	Последовательный	Одновременный или поочередный
А1.2	С2				Асинхронный	Двусторонний
А1.3	ИРПР	-	до 15 м	8	Параллельный асинхронный	Поочередный двусторонний
А1.4	ИРПР	-	до 15 м	16	Параллельный асинхронный	Одновременный или поочередный двусторонний

- Примечания: 1. * - скорость 150, 300, 600, 1200, 2400, 4800, 9600, 19200 бит/с.
 2. ** - с модемным управлением.
 3. *** - рекомендуемая дальность передачи - до 15 м. При сопряжении с ВУ для скоростей передачи данных до 100 Кбит/с дальность передачи выбирается согласно графику на рис. 38. При этом необходимо учитывать, что максимальная скорость передачи данных контроллера - 19200 бит/с.

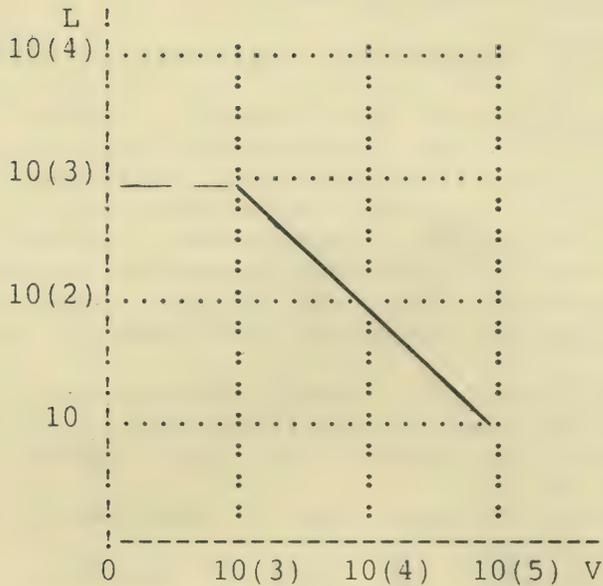


рис. 38

L - длина кабеля в метрах; V - скорость передачи данных в бит/с.

График построен на основе расчета и эмпирических данных с использованием телефонного кабеля со скрученными парами и емкостью $0,052$ мкф/км, импедансом генератора 50 ом при напряжении сигнала генератора $6,0$ В и максимальном переходном шуме на ближнем конце в $1,0$ В. Время нарастания импульсов в сигнале генератора $t(\phi)$ при скорости передачи до 1000 бит/с составляет 100 мкс, а для скорости более 1000 бит/с $0,1 T(i)$, где $T(i)$ - номинальная длительность сигнала.

В контроллере реализована четырехуровневая непозиционная система прерывания. Уровень приоритета прерывания контроллера для адаптеров А1.1-А1.3 - четвертый, для адаптера А1.4 - пятый.

Адаптеры А1.1, А1.2

Каждый из адаптеров содержит четыре 16-разрядных программно-управляемых регистра, с помощью которых ВК управляет работой адаптеров. Регистры адаптеров приведены в табл. 35.

Таблица 35

Наименование	Мнемоника	Смещение адреса	Операция на МПИ
1. Регистр управления и состояния приемника	RCSR 1/2	0	Чтение, запись
2. Буферный регистр принимаемых данных	RBUF 1/2	2	Чтение
3. Регистр управления и состояния передатчика	TCSR 1/2	4	Чтение, запись
4. Буферный регистр передаваемых данных	TBUF 1/2	6	Запись

Регистр управления и состояния приемника

Описание функционального назначения разрядов регистра управления и состояния приемника для адаптеров А1.1 и А1.2 приведено в табл. 36.

Таблица 36

Разряд	Назначение разрядов регистра	
	RCSR 1	RCSR 2
15	Устанавливается по любому изменению состояния разрядов RCSR1[12], RCSR1[13], а также при появлении единицы в разряде RCSR1[14]. Программно только читается. Сбрасывается при чтении регистра RCSR1 или сигналом VINITL	Не используется
14	Отражает состояние цепи 125. Программно только читается	Не используется
13	Отражает состояние цепи 106. Программно только читается	Не используется
12	Отражает состояние цепи 109. Программно только читается	Не используется
11-8	Не используются	Не используются
7	Устанавливается аппаратно по завершению приема символа. RCSR1[7]=1 формирует запрос на прерывание от приемника. Программно только читается. Сбрасывается при чтении регист-	Устанавливается аппаратно по завершению приема символа. RCSR2[7]=1 формирует запрос на прерывание от приемника. Программно только читается. Сбрасывается при чтении регист-

Продолжение табл. 36

Разряд	Назначение разрядов регистра	
	RCSR 1	RCSR 2
	ра RBUF1 или сигналом !BINITL	ра RBUF2 или сигналом !BINITL
6	! Разрешает выдачу запроса ! на прерывание от приемни- ! ка при установленном раз- ! ряде RCSR1[7]. Программно ! читается и пишется. Сбра- ! сывается сигналом !BINITL	! Разрешает выдачу запроса ! на прерывание от приемни- ! ка при установленном раз- ! ряде RCSR2[7]. Программно ! читается и пишется. сбрасывается ! сигналом !BINITL
5	! Разрешает выдачу запроса ! на прерывание от приемни- ! ка при установленном раз- ! ряде RCSR1[15]. Программ- ! но читается и пишется. ! Сбрасывается сигналом !BINITL	! Не используется
4,3	! Не используются	! Не используются
2	! Управляет состоянием ! цепи 105. Программно ! читается и пишется. Сбра- ! сывается сигналом !BINITL	! Не используется
1	! Управляет состоянием ! цепи 108.2. Программно ! читается и пишется. Сбра- ! сывается сигналом !BINITL	! Не используется
0	! Не используется	! Не используется

Буферный регистр принимаемых данных

Описание функционального назначения разрядов буферного регистра принимаемых данных для адаптеров A1.1 и A1.2 приведено в табл. 37.

Таблица 37

Разряд	Назначение разрядов регистра
15	! Устанавливается аппаратно, если один из разрядов ! RBUF[14/12] установлен в единицу. Сбрасывается ! при приеме очередного байта данных в регистр ! RBUF[7/0] или сигналом BINITL
14	! Устанавливается при переполнении регистра ! RBUF[7/0]. Сбрасывается при приеме очередного ! байта данных в регистр RBUF[7/0] или сигналом ! BINITL

Продолжение табл. 37

Разряд	Назначение разрядов регистра
13	! Устанавливается при обнаружении ошибки формата в принятом символе. Сбрасывается при приеме очередного байта данных в регистр RBUF[7/0] или сигналом !BINITL
12	! Устанавливается при обнаружении ошибки паритета в принятом символе. Сбрасывается при приеме очередного байта данных в регистр RBUF[7/0] или сигналом !BINITL
11-8	! Не используются
7-0	! Образуют буфер принимаемых из канала последовательных данных. Сбрасываются при приеме очередного байта данных или сигналом BINITL

Регистр управления и состояния передатчика

Описание функционального назначения разрядов регистра управления и состояния передатчика для адаптеров A1.1 и A1.2 приведено в табл. 38.

Таблица 38

Разряд	Назначение разрядов регистра
15-13	! Не используются
12	! Используется для имитации тактовых сигналов генератора. Устанавливается и сбрасывается программно. Сбрасывается также сигналом BINITL
11-8	! Не используются
7	! Устанавливается аппаратно после переписи байта данных из регистра TBUF[7/0] в сдвигающий регистр передатчика или по сигналу BINITL. TCSR[7]=1 формирует запрос на прерывание от передатчика. Программно только читается. Сбрасывается при записи байта в регистр TBUF[7/0]
6	! Разрешает выдачу запроса на прерывание от передатчика при установленном разряде TCSR[7]. Программно читается и пишется. Сбрасывается сигналом BINITL
5-3	! Не используются
2	! Устанавливается и сбрасывается программно. TCSR[2]=1 позволяет проверить передачу данных в "шлейфном" режиме, минуя схемы передатчика, приемника стыка C2. Сбрасывается также сигналом !BINITL
1	! Не используется

Продолжение табл. 38

Разряд	Назначение разрядов регистра
0	!Устанавливается и сбрасывается программно. При !TCSR[0]=1 в цепи 103 стыка С2 устанавливается !потенциал логического "0". Сбрасывается также !сигналом VINITL

Буферный регистр передаваемых данных

Описание функционального назначения разрядов буферного регистра передаваемых данных для адаптеров А1.1 и А1.2 приведено в табл. 39.

Таблица 39

Разряд	Назначение разрядов регистра
15-8	! Не используются
7-0	!образуют буфер, предназначенный для хранения передаваемых данных. Загружаются параллельными байтами !программно. Сбрасываются сигналом VINITL

Адаптер А1.3

Адаптер А1.3 содержит четыре 16-разрядных программно-управляемых регистра, с помощью которых ВК управляет работой адаптера. Регистры адаптера приведены в табл. 40.

Таблица 40

Наименование	Мнемоника	Смещение адреса	Операция на МПИ
1. Регистр управления и состояния приемника	RCSR3	0	Чтение, запись
2. Буферный регистр принимаемых данных	RBUF3	2	Чтение
3. Регистр управления и состояния передатчика	TCSR3	4	Чтение, запись
4. Буферный регистр передаваемых данных	TBUF3	6	Запись

Регистр управления и состояния приемника RCSR3

Описание функционального назначения разрядов регистра RCSR3 приведено в табл. 41.

Таблица 41

Разряд	Назначение	разрядов	регистра RCSR3
15	!Индикатор ошибки при приеме данных. Отражает отсутствие готовности ВУ. RCSR3[15]=1 формирует запрос на прерывание приемника. Программно только читается		
14-8	! Не используются		
7	!Устанавливается приемом данных. RCSR3[7]=1 формирует запрос на прерывание от приемника. Программно только читается. Сбрасывается при чтении регистра RBUF3[7/0], сигналом BINITL или установкой RCSR3[0]		
6	!Разрешает выдачу запроса на прерывание от приемника, если RCSR3[7]=1 или RCSR3[15]=1. Программно читается и пишется. Сбрасывается сигналом BINITL		
5-1	! Не используются		
0	!Сброс разряда RCSR3[7]. Программно только пишется. Читается всегда "0". Сбрасывается при приеме данных в регистр RBUF3[7/0] или сигналом BINITL		

Буферный регистр принимаемых данных RBUF3

Описание функционального назначения разрядов регистра RBUF3 приведено в табл. 42.

Таблица 42

Разряд	Назначение	разрядов	регистра RBUF3
15-8	! Не используются		
7-0	!Являются буфером данных, принимаемых из параллельного 8-разрядного канала		

Регистр управления и состояния передатчика TCSR3

Описание функционального назначения разрядов регистра TCSR3 приведено в табл. 43.

Таблица 43

Разряд	Назначение	разрядов	регистра TCSR3
15	!Индикатор ошибки при передаче. Отражает отсутствие готовности ВУ. TCSR3[15]=1 формирует запрос на прерывание от передатчика. Программно только читается		
14-8	! Не используются		
7	!Устанавливается аппаратно во время передачи данных в интерфейс ИПП по снятию сигнала запроса от ВУ или сигналом BINITL. TCSR3[7] формирует запрос на прерывание от передатчика. Программно только		

Продолжение табл.43

Разряд	Назначение	разрядов	регистра TCSR3
	! читается. Сбрасывается при занесении данных в регистр TBUF3[7/0]		
6	! Разрешает выдачу запроса на прерывание от передатчика, если TCSR3[7]=1 или TCSR3[15]=1. Программно читается и пишется. Сбрасывается сигналом BINITL		
5-0	! Не используются		

Буферный регистр передаваемых данных TBUF3

Описание функционального назначения разрядов регистра TBUF3 приведено в табл. 44.

Таблица 44

Разряд	Назначение	разрядов	регистра TBUF3
15-8	! Не используются		
7-0	! Являются буфером данных, передаваемых в параллельный 8-разрядный канал. Загружаются параллельными байтами программно		

Адаптер А1.4

Адаптер А1.4 содержит три 16-разрядных программно-управляемых регистра, с помощью которых ВК управляет работой адаптера. Регистры адаптера А1.4 приведены в табл. 45.

Таблица 45

Наименование	Мнемоника	Смещение адреса	Операция на МПИ
1. Регистр управления и состояния приемника-передатчика	RCSR4	0	Чтение, запись
2. Буферный регистр принимаемых данных	RBUF4	4	Чтение
3. Буферный регистр передаваемых данных	TBUF4	2	Чтение, запись

Регистр управления и состояния приемника-передатчика RCSR4

Описание функционального назначения разрядов регистра RCSR4 приведено в табл. 46.

Таблица 46

Разряд	Назначение разрядов регистра RCSR4
15	!Готовность к передаче следующего слова данных из !МПИ в интерфейс ИППР. Устанавливается аппаратно по !завершению передачи текущего слова или сигналом !BINITL. RCSR4[15]=1 формирует запрос на прерывание от передатчика. Программно только читается. !сбрасывается при записи данных в регистр TBUF4
14-8	! Не используются
7	!Готовность к приему слова данных из интерфейса !ИППР и передаче его в МПИ. Устанавливается аппаратно при приеме очередного слова в регистр RBUF4. !RCSR4[7]=1 формирует запрос на прерывание от !приемника. Программно только читается. Сбрасывается при чтении регистра RBUF4 или сигналом !BINITL
6	!Разрешает выдачу запроса на прерывание от приемника при установленном разряде RCSR4[7]. Программно !читается и пишется. Сбрасывается сигналом BINITL
5	!Разрешает выдачу запроса на прерывание от передатчика при установленном разряде RCSR4[15]. Программно !читается и пишется. Сбрасывается сигналом !BINITL
4-0	! Не используются

Буферный регистр принимаемых данных RBUF4

Разряды регистра RBUF4 образуют буфер данных, принимаемых из параллельного 16-разрядного канала ПД.

Буферный регистр передаваемых данных TBUF4

Разряды регистра TBUF4 образуют буфер данных, передаваемых в параллельный 16-разрядный канал ПД.

Конструктивно контроллер выполнен в виде блока элементов и панели распределительной, соединенных кабелем.

Основные габаритные размеры блока элементов - не более 250x245x16 мм.

Допускается установка до шести контроллеров в один ВК. Каждому контроллеру с помощью переключков на колодках присваивается индивидуальный номер, при этом каждый адаптер контроллера имеет свой базовый адрес регистров и адреса векторов прерывания.

Электропитание контроллера осуществляется от источника постоянного тока ВК. Ток, потребляемый от источника постоянного тока составляет:

+ 5 В - 2,5 А

+12 В - 0,035 А

минус 12 В - 0,07 А

Масса контроллера (без комплектов) - не более 0,8 кг.

Формат символа	5, 6, 7 или 8 битов
Скорость передачи битов данных	50, 75, 100, 150, 200, 300, 600, 1200, 2400, 4800, 9600, 19200 бит/с
Режим работы	одновременный двухсторонний (дуплекс)
Емкость буферной памяти принимаемых данных, слов	64
Программируемые параметры передачи:	
формат символа;	
контроль данных на четность, нечетность или без контроля;	
скорость передачи битов данных;	
длина стоповой посылки.	

Функционирование мультиплексора определяется программируемыми регистрами, перечень которых приведен в табл. 47.

Таблица 47

Обозначение	Наименование	Базовый адрес	Операция с регистром
CSR	Регистр управления и состояния	760100	Чтение/запись
RBUF	Регистр принимаемых данных	760102	Чтение
LPR	Регистр параметров линии	760102	Запись
TCR	Регистр управления передатчиками	760104	Чтение/запись
MSR	Регистр состояния модемов	760106	Чтение
TDR	Регистр передаваемых данных	760106	Запись

Адреса могут быть изменены потребителем.

Регистр CSR предназначен для задания режимов работы мультиплексора и управления прерыванием.

Назначение битов CSR:

2/0 - не используются;

3 - задает режим внутреннего шлейфа для цепи данных. Записывается и читается;

4 - селективный сброс. Предназначен для программного сброса мультиплексора, кроме регистра MSR и старшего байта регистра TDR. В регистре RBUF сбрасывается только бит 15. Записывается и читается;

5 - разрешение сканирования. Записывается и читается;

6 - разрешение прерывания приемника. Записывается и читается;

7 - прерывание приемника. Устанавливается, когда символ доступен чтению из RBUF. Только читается;

9, 8 - номер передатчика, вызвавшего прерывание. Только читается;

11, 10 - не используются;

12 - разрешение прерывания по уровню тревожной сигнализации. Разрешает прерывание по CSR[13], если разрешено

прерывание приемника (CSR[6]="1"). Записывается и читается;
 13 - прерывание по уровню тревожной сигнализации. Вырабатывается после приема шестнадцати символов. Только читается;
 14 - разрешение прерывания передатчика. Записывается и читается;
 15 - прерывание передатчика. Устанавливается, если обнаружен канал передачи данных, у которого разрешена передача регистром TCR и пустой буферный регистр передатчика. Только читается.

Регистр LPR предназначен для загрузки параметров передачи. Только записывается.

Назначение битов LPR:

1,0 - номер канала передачи данных, к которому относятся загружаемые параметры:
 00 - канал 0,
 01 - канал 1,
 10 - канал 2,
 11 - канал 3;
 2 - не используется;
 4, 3 - формат символа:
 00 - 5 битов,
 01 - 6 битов,
 10 - 7 битов,
 11 - 8 битов;
 5 - длина стоповой посылки:
 "0" - однократная стоповая посылка,
 "1" - двукратная стоповая посылка;
 6 - разрешение контроля по паритету;
 7 - "0" - контроль на четность, "1" - контроль на нечетность;
 11/8 - код скорости передачи данных:
 0000 - 50 бит/с,
 0001 - 75 бит/с,
 0010 - 100 бит/с,
 0011 - 200 бит/с,
 0100 - 150 бит/с,
 0101 - 300 бит/с,
 0110 - 600 бит/с,
 0111 - 1200 бит/с,
 1010 - 2400 бит/с,
 1100 - 4800 бит/с,
 1110 - 9600 бит/с,
 1111 - 19200 бит/с;
 12 - разрешение работы приемника;
 15/13 - не используются.

Регистр RBUF предназначен для хранения принимаемых данных и информации о них. Является выходным регистром буферной памяти принимаемых данных. Только читается.

Назначение битов RBUF:

7/0 - код символа принимаемых данных;
 9,8 - номер канала передачи данных, от которого получен символ;
 11,10 - не используются;
 12 - ошибка по паритету. Устанавливается, если разрешен контроль по паритету и получен символ с неправильным паритетом;
 13 - ошибка формата. Устанавливается, если получен символ с неправильной полярностью стоповой посылки;

14 - потеря символа (переполнение). Если один или больше символов были потеряны в канале, по которому принят символ, из-за того, что буферная память принимаемых данных переполнена;

15 - данные действительны. Устанавливается, если символ, находящийся в RBUF, действителен.

Регистр TCR предназначен для управления передачей-данных. Записывается и читается.

Назначение битов TCR:

3/0 - регистр разрешения передачи. Каждый бит соответствует каналу передачи данных с тем же номером;

7/4 - не используются;

11/8 - регистр управления цепями 108 стыка C2. Соответствие разрядов: 8 - 0 канал, 9 - 1 канал, 10 - 2 канал, 11 - 3 канал. В CM1425.8544 эти биты не используются;

15/12 - не используются.

Регистр MSR предназначен для анализа состояния цепей 109 и 125 стыка C2. Только читается. В CM1425.8544 регистр не используется.

назначение битов MSR:

3/0 - регистр состояния цепи 125 стыка C2. Каждый бит соответствует каналу с тем же номером;

7/4 - не используются;

11/8 - регистр состояния цепей 109 стыка C2. Соответствие разрядов: 8 - 0 канал, 9 - 1 канал, 10 - 2 канал, 11 - 3 канал;

15/1 - не используются.

Регистр TDR предназначен для временного хранения передаваемых данных и управления цепями "передаваемые данные". Только записывается.

Назначение битов TDR:

7/0 - регистр буферный передатчика. Загружается символом, который нужно передать в канал;

11/8 - регистр управления цепями "передаваемые данные". Используется для имитации состояния "разрыв линии". Соответствие разрядов: 8 - 0 канал, 9 - 1 канал, 10 - 2 канал, 11 - 3 канал;

15/12 - не используются.

Адреса векторов прерывания: 320 - по вводу данных и 324 - по выводу данных. Адреса могут быть изменены потребителем.

Уровень прерывания - 5.

Передача данных между мультиплексором и ВК CM1425 - программная.

Максимальная дальность передачи:

интерфейс ИРПС - 0,5 км при скорости передачи не более 9600 бит/с;

стык C2 (до модема) - 0,015 км.

Рекомендуемый тип кабеля для подключения удаленных терминалов - ТПП, ТПВ по ГОСТ 22498-77, на коротких участках (до 50 м) - ТРП, ТРВ по ГОСТ 20575-75.

Тип модемов, подключаемых к стыку C2 - асинхронный (без обратного канала) - ЕС8002, ЕС8006, 1200KH-00.

Тип оконечных видеотерминалов:

CM7238, ВТА2000-15M,

CM7209, CM7209.05 (ПНР),

VDT52129, VDT52130 (ВНР).

Конструктивно мультиплексоры выполнены в виде блока элементов на плате типа Е2 с размерами (245x250x16) мм и подключенной к нему через разъем панелью распределительной. Блок элементов устанавливается в блок монтажный ВК СМ1425, а панель распределительная крепится к каркасу СМ1425.

Электропитание мультиплексора осуществляется от источника электропитания ВК СМ1425.

СМ1425.8540

Ток потребления от источника напряжением

+5 В, не более	1,6 А
+12 В, не более	0,12 А
-12 В, не более	0,15 А

СМ1425.8544

Ток потребления от источника напряжением

+5 В, не более	1,6 А
+12 В, не более	0,12 А
-12 В, не более	0,12 А

5.7. УСТРОЙСТВО СОГЛАСОВАНИЯ СИСТЕМНЫХ ИНТЕРФЕЙСОВ СМ1425.4511

Устройство согласования системных интерфейсов (УССИ) СМ1425.4511 предназначено для подключения к комплексу с системным интерфейсом МПИ устройств, имеющих выход на интерфейс ОБЩАЯ ШИНА (ОШ).

УССИ позволяет выполнять следующие функции:

- 1) запись и чтение регистров периферийного устройства на ОШ;
- 2) запись и чтение памяти в режиме прямого доступа (ПД) устройством на ОШ;
- 3) работу внешнего устройства на ОШ в режиме прерывания.

В режиме ПД УССИ выполняет преобразование 18-разрядного адреса интерфейса ОШ в 22-разрядный адрес интерфейса МПИ.

Обычно 18-разрядная адресная зона ОШ отображается в младшие 256 Кбайт адресной зоны МПИ.

УССИ допускает работу устройства на ОШ со всем адресным пространством МПИ. При этом требуется доработка драйверов устройств с ПД, подключенных к ОШ. Для организации такого режима работы в УССИ имеется шестизначный адресуемый регистр расширения адреса RA, в который заносятся старшие разряды адреса 21/16. Адрес регистра RA выбирается в пределах от 17760000 до 17777776 с учетом распределения адресов в комплексе на МПИ и ОШ.

Рекомендуется подключать к УССИ со стороны ОШ не более одного устройства с прямым доступом. При подключении большего количества таких устройств необходимо программно обеспечить их поочередную работу.

При подключении устройств, выходящих на ОШ к СМ1425, следует иметь в виду, что процессор СМ1425 не имеет в своем составе регистра пульта с адресом 177570, который в тестах устройств, как правило, использовался для задания режима выполнения теста.

Техническая характеристика

Нагрузочная способность по выходу интерфейса ОШ, сен	19
Максимальная длина кабеля ОШ, м	15

Напряжение электропитания, В	плюс 5
Потребляемая мощность, В.А, не более	15
Габаритные размеры, см	250x245x16
Масса (без кабеля), кг, не более	0,5
Длина кабеля ТО11/Е531, см	3300
Нагрузка на интерфейс - две единицы нагрузки по интерфейсу МПИ	
Конструктивное исполнение - трехразъемный блок элементов типа Е2, к которому подключается кабель ОШ ТО11/Е531.	

5.8. ТАЙМЕР ПРОГРАММИРУЕМЫЙ СМ1425.2012

Таймер СМ1425.2012 предназначен для организации эффективной работы комплекса в реальном масштабе времени.

Таймер обеспечивает автономную обработку программно-задаваемых временных интервалов с формированием сигналов прерывания, счет астрономического времени и счет внешних сигналов.

Техническая характеристика

Способ форматирования длительностей временных интервалов и прерываний - аппаратный.

Режимы работы:

- 1) С прерываниями:
 - режим одиночного прерывания;
 - режим повторяющегося (циклического) прерывания;
 - режим счета внешних сигналов.
- 2) Режим без прерываний - счет астрономического времени

Скорости счета временных интервалов с синхронизацией:

- от кварцевого генератора - 100 КГц и 10 КГц;
- с частотой сети - 50 Гц;
- от внешнего сигнала - с частотой не более 100 КГц.

Интерфейс подключения устройства - магистральный параллельный интерфейс (МПИ) в соответствии с ГОСТ.26765.51-86.

Собственная нагрузка на интерфейс - одна единица нагрузки.

Уровень прерывания	шестой
Масса таймера, кг, не более	0,5
Напряжение электропитания, В	плюс (5+0,25)
Потребляемая мощность, В.А, не более	4,5
Габаритные размеры, мм	250x245x16

Подключение внешнего источника сигналов осуществляется через разъем "Х3" кабелем. Розетка ОНП КГ-56/10 для кабеля поставляется в комплекте с таймером.

Программно-доступные регистры таймера.

Девятиразрядный регистр команд и состояний (CSR) содержит различные управляющие сигналы и коды состояний, необходимые для управления таймером.

Шестнадцатиразрядный регистр-счетчик (CTR) считает временные интервалы.

Шестнадцатиразрядный буферный регистр (CSB) используется для записи и хранения предварительного состояния регистра-счетчика CTR.

Назначение разрядов регистра команд и состояний CSR:

- 0 - работа
 1,2 - скорость счета
 0 0 100 к/Гц
 0 1 10 к/Гц
 1 0 50 Гц
 1 1 внешн. сигн.
 3 - режим работы с прерываниями
 "1" - периодические
 "0" - одиночные.
 4 - счет прямой/обратный
 "1" - прямой счет
 "0" - обратный счет.
 5 - одиночный шаг
 6 - разрешение прерывания
 7 - готовность
 8-14 - не используются
 15 - ошибка

В составе комплекса может использоваться более одного таймера. Распределение адресов регистров и соответствующих векторов в зависимости от установки переключек "1 - 2" и "3 - 4" колодки S приведено в табл. 48.

Таблица 48

Номер устройства	Регистр	Адрес регистра	Вектор	Установка переключек колодки S
0	CSR 0	772 540	104	---
	CSB 0	772 542		
	CTR 0	772 544		
1	CSR 1	772 550	204	1 - 2
	CSB 1	772 552		
	CTR 1	772 554		
2	CSR 2	772 560	304	3 - 4
	CSB 2	772 562		
	CTR 2	772 564		
3	CSR 3	772 570	404	1 - 2 3 - 4
	CSB 3	772 572		
	CTR 3	772 574		

5.9. АДАПТЕР ДИСТАНЦИОННОЙ СВЯЗИ СИНХРОННЫЙ СМ8545

Адаптер дистанционной связи синхронный СМ8545 (далее адаптер) предназначен для работы в составе вычислительных комплексов СМ1425 для организации обмена данными между интерфейсом МПИ ВК и синхронными каналами передачи данных (далее каналы ПД) через линейный стьк С2.

Адаптер обеспечивает связь между ВК через каналы ПД, оборудованные синхронными модемами, а также межмашинную связь без применения модемов (нуль-модем).

Техническая характеристика

Количество обслуживаемых каналов ПД	2
Интерфейс связи с ВК СМ1425	МПИ
Интерфейс связи с каналами ПД	стык С2
Скорость передачи битов данных через стык С2, бит/с	до 56000
Система кодирования информации	двоичная
Форматы данных, передаваемых через интерфейс МПИ	8-разрядные параллельные байты
Способ передачи цифрового сигнала данных	последовательный синхронный
Режимы организации связи с синхронными каналами ПД	поочередный двусторонний и (или) одновременный двусторонний

Основные программируемые параметры обмена:

бит - ориентированный SDLC, HDLC, ADDCP (далее БИОП) или байт-ориентированный DDCMP, BISYNC (далее - БАОП) протоколы; контроль данных методом циклического кодирования или по паритету;

длина символа - от 1 до 8 битов для БИОП протокола или от 5 до 8 битов для БАОП протокола;

код синхросимвола;

адрес подчиненной станции;

режим работы с каналами ПД - управляющая станция или подчиненная станция;

обнаружение и формирование специальных управляющих символов: флага, символа принудительного прекращения обмена, символа прекращения режима петли;

Структурная схема подключения адаптера к ВК СМ1425 приведена на рис. 40.

Функционирование адаптера определяется программируемыми регистрами, перечень которых приведен в табл. 49.

Таблица 49

Обозначение	Наименование	Смещение адреса	Операция на
RCSR	Регистр управления и состояния приемника	0	Чтение, запись
RDBUF	Буферный регистр принимаемых данных	2	Чтение
PARCSR	Регистр управления и состояния параметров	2	Запись
TCSR	Регистр длины символа, управления и состояния передатчика	4	Чтение, запись
TDBUF	Буферный регистр передаваемых данных	6	Чтение, запись

Структурная схема подключения адаптера

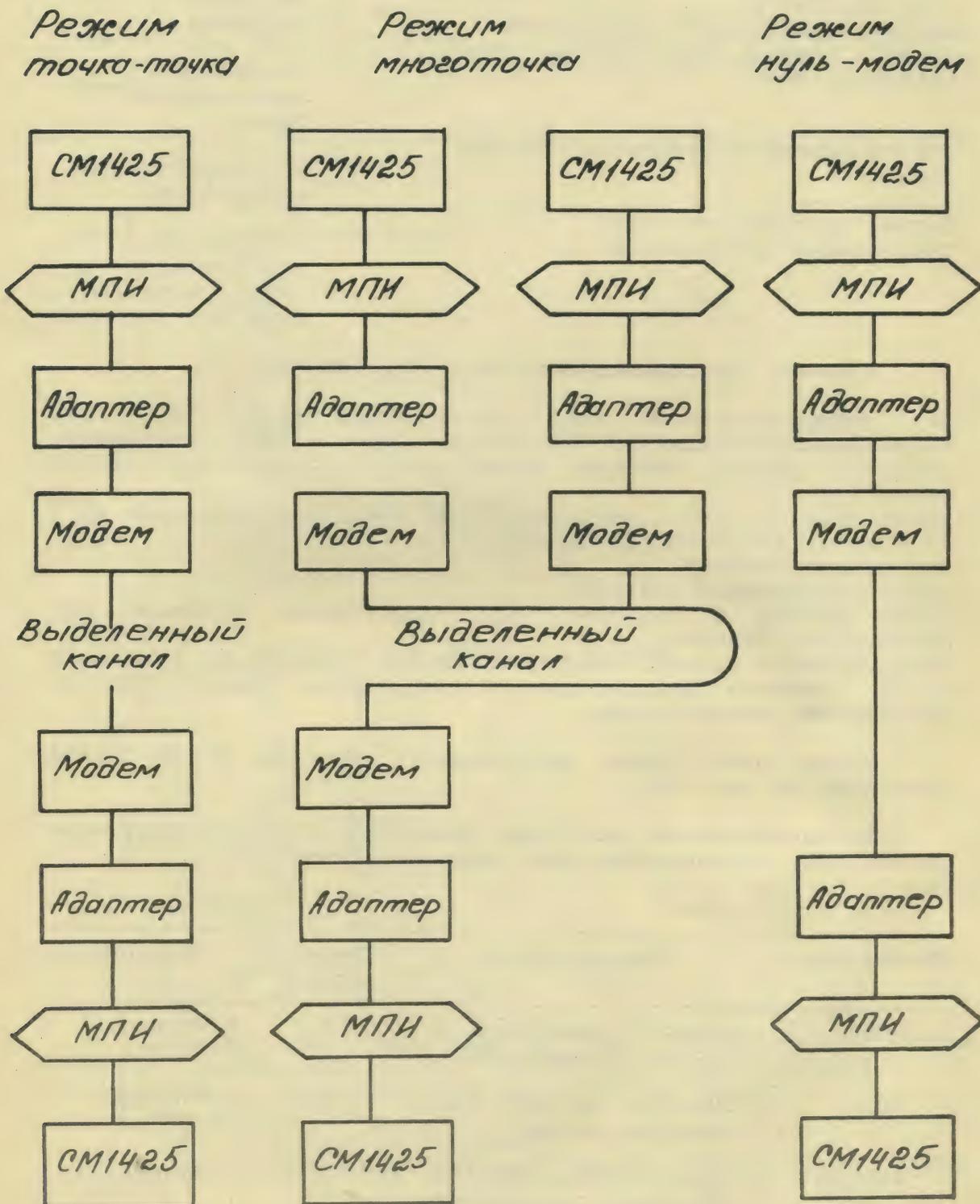


Рис. 40

На заводе-изготовителе адаптеру присвоены базовые адреса регистров, указанные в паспорте на устройство. Адреса могут быть изменены потребителем.

Назначение разрядов регистра RCSR:

- 0 - управляет состоянием цепи 126;
- 1 - управляет состоянием цепи 108.2
- 2 - управляет состоянием цепи 105;
- 3 - управляет состоянием цепи 141;
- 4 - разрешение работы приемника;
- 5 - разрешение выдачи запроса на прерывание от приемника при установленном RCSR[15];
- 6 - разрешение выдачи запроса на прерывание от приемника при установленном RCSR[7];
- 7 - указывает, что в RDBUF[7/0] принят символ из канала ПД;
- 8 - устанавливается при опознании флагового символа или синхросимвола;
- 9 - отражает состояние цепи 107;
- 10 - признак установки любого из разрядов RDBUF[15/9];
- 11 - признак активности приемника;
- 12 - отражает состояние цепи 109;
- 13 - отражает состояние цепи 106;
- 14 - отражает состояние цепи 125;
- 15 - устанавливается при изменении состояния разрядов RCSR[9,12,13,14].

Назначение разрядов регистра RDBUF:

- 0/7 - буфер принимаемых данных;
- 8 - признак приема первого символа или опознание адреса подчиненной станции;
- 9 - указатель конца приема сообщения;
- 10 - признак получения последовательности принудительного прекращения обмена или символа прекращения режима петли;
- 11 - устанавливается при переполнении буфера RDBUF[0/7];
- 12/14 - указывают число бит в последнем принятом символе;
- 15 - ошибка приемника.

Назначение разрядов регистра PARCSR:

- 0/7 - содержит адрес подчиненной станции в БИОП протоколе или символа синхронизации в БАОП протоколе;
- 8/10 - определяет тип контроля и длину символа при приеме и передаче;
- 11 - задание типа символа запоминания линии;
- 12 - задание необходимости выполнения процедуры опознания адреса подчиненной станции;
- 13 - разрешает обнаружение символа прекращения режима петли в БИОП протоколе или пропуск синхросимволов в БАОП протоколе;
- 14 - выбор типа протокола;
- 15 - восприятие кода 377₈ как адреса подчиненной станции.

Описание разрядов регистра TCSR:

- 0 - программный сброс адаптера;
- 1 - признак активности передатчика;
- 2 - буфер передаваемых данных TDBUF[7/0] свободен;
- 3 - режим техобслуживания (основной или проверочный);
- 4 - разрешение работы передатчика;
- 5 - отражает состояние цепей 110 или 142;
- 6 - разрешает выдачу запроса на прерывание от передатчика;

- 7 - не используется;
- 8/10 - определяют длину принимаемого из линии символа;
- 11 - разрешает запись в разряды TCSR[10/8];
- 12 - разрешает запись в разряды TCSR[15/13];
- 13/15 - определяет длину передаваемого в линию символа.

Назначение разрядов регистра TDBUF:

- 0/7 - буфер передаваемых данных;
- 8 - признак начала передачи сообщения;
- 9 - признак конца передаваемого сообщения;
- 10 - передача последовательности принудительного прекращения обмена или флаговой последовательности;
- 11 - передача последовательности прекращения режима петли;
- 12/14 - не используются;
- 15 - ошибка передачи.

Адреса векторов прерывания:

- приемник первого канала - 400
 - передатчик первого канала - 404
 - приемник второго канала - 410
 - передатчик второго канала - 414
- Адреса векторов прерывания могут быть изменены потребителем.

В адаптере реализована четырехуровневая непозиционная система прерывания. Уровень приоритета прерывания адаптера - пятый.

Для организации межмашинной связи двух ВК СМ1425 без модемов рекомендуется изготовить кабель в соответствии с рис. 38 (для несимметричных цепей стыка С2) или рис. 41 (для симметричных цепей стыка С2).

Конструктивно адаптер выполнен в виде блока элементов и панели распределительной, соединенных кабелем. Основные габаритные размеры блока элементов - не более 245x250x16 мм.

Электропитание адаптера осуществляется от источника постоянного тока ВК СМ1425.

Ток, потребляемый от источника напряжением

+5 В не более 2,6 А

+12 В не более 0,083 А

-12 В не более 0,083 А

Масса адаптера (без комплектов) не более 0,8 кг.

5.10. Внешняя память на магнитной ленте

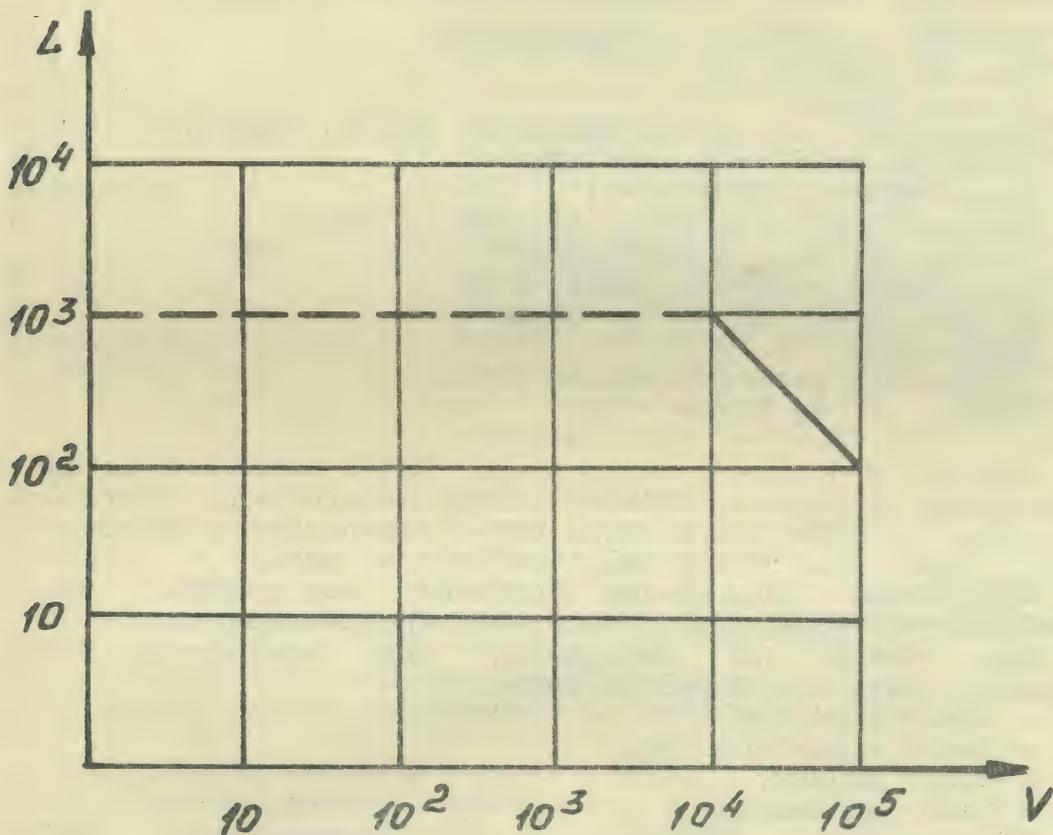
5.10.1. Накопитель СМ5314

В СМ1425 в качестве внешней памяти используется накопитель на магнитной ленте с картриджем СМ5314. Накопитель (НМЛ-К) изготавливается в настольном исполнении.

Технические характеристики НМЛ-К СМ5314

Скорость обмена информацией, кбит/с	440
Продольная плотность записанной информации, пп/мм	393
Рабочая скорость движения магнитной ленты, м/с	1,4
Число дорожек, шт., формат записи	11, ГКЗ
Тип используемой кассеты согласно ISO8462	картридж
Ширина магнитной ленты, мм	6,35
Электропитание от однофазной сети, В	220
Габаритные размеры, мм, не более	240x250x550

Зависимость длины кабеля от скорости
передачи для симметричных цепей
стыка С2



Обозначения:

L - длина кабеля в метрах

V - скорость передачи в бит/с

Рис. 41

Вес, кг, не более	15
Потребляемая мощность, В.А, не более	100
Магнитная головка - трехзазорная с расстоянием между зазорами 5,715±0,1 мм.	

5.10.2. Контроллер НМЛ-К СМ1425.5020

Контроллер НМЛ-К СМ1425.5020 предназначен для организации внешней памяти на базе накопителя на магнитной ленте в кассете типа "картридж" СМ5314 в составе вычислительного комплекса СМ1425 с целью обеспечения загрузки и выгрузки в потоковом режиме накопителей на жестких магнитных дисках с несъемными носителями.

Технические характеристики

Базовый адрес вектора прерывания	224
Уровень приоритета	4-7
Базовый адрес	17772520
Интерфейс "контроллер-комплекс" МПИ по ГОСТ 26765.51-86	
Обмен данными по линиям МПИ	ЗПД
Режим работы НМЛ-К	потоковый
Номинальная емкость на один НМЛ-К, Мбайт	60
Количество подключаемых НМЛ-К	1
Напряжение электропитания, В	5
Потребляемый ток, А, не более	4
Исполнение	одноплатное
Габаритные размеры, мм, не более	245x250x16
Масса, кг, не более	0,6

Схемное исполнение контроллера НМЛ-К выполнено на базе 4-разрядной микропроцессорной секции, резидентная программа управления работой контроллера НМЛ-К содержится в постоянной памяти микрокоманд (ПЗУ) емкостью 1К X 56 бит.

Программа управления работой контроллера НМЛ-К осуществляется по принципу пакетного программирования.

Для обмена по интерфейсу МПИ контроллер НМЛ-К использует пакеты информации типов:

- пакет команды;
- пакет характеристик;
- пакет данных;
- пакет сообщения.

Программное обращение к контроллеру НМЛ-К осуществляется через адресуемые порты:

TSDB - адреса данных (17772520);

TSSR - состояния-инициализации (17772520).

Разрядность портов - 16 бит.

Обращение в порты позволяет выполнить:

- чтение состояния контроллера НМЛ-К;
- инициализацию подсистемы магнитной ленты;
- начальную загрузку ОЗУ с НМЛ-К;
- задание команды подсистеме магнитной ленты.

Число байтов данных при выполнении команды пересылки ограничивается длиной одной зоны на ленте и не превышает 32К байт (K=1024).

Описание используемых разрядов TSSR приведено в табл.50.

Таблица 50

Разряд	Наименование	Назначение
1 - 3	TC0-2	Устанавливается после окончания выполнения команды
6	OFL	Установка разряда означает, что НМЛ-К в автономном режиме и контроллер может выполнять только команды, не связанные с движением ленты
7	SSR	Установка разряда означает, что контроллер готов воспринять новый пакет команды
8,9	A16,A17	Устанавливается при записи TSDB
10	NBA	Устанавливается после инициализации контроллера и НМЛ-К, сбрасывается после успешного завершения команды "установка характеристик"
11	NXM	Устанавливается при любом тайм-аутном обращении контроллера в ОЗУ (пересылка данных, чтение пакетов, запись сообщения)
12	RMR	Устанавливается, если программа производит запись адреса пакета команды в TSDB при SSR=0 (контроллер занят), вызывает установку бита 15
15	SC	Устанавливается в случае отклонения от номинального хода выполнения команды, если TC0-2 не равны 0

Пакет команды

В системной памяти для пакета команды должно быть отведено 4 слова, хотя формат пакета команды может иметь и 4, 2 и 1 слово, как показано на рис.42. Неиспользуемые слова и биты слов в пакете команды должны быть записаны нулями.

Пакет характеристик

Формат пакета характеристик приведен на рис.43.

Младшие разряды адреса буфера данных	
Старшие разряды адреса буфера данных	четырёхсловная команда
Длина пакета данных в байтах	
Заглавное слово	
Число зон/маркеров	двухсловная команда
Заглавное слово	однословная команда

Рис. 42

Базовый адрес пакета сообщений может быть задан в пределах полного адресного пространства системной памяти.

Длина пакета сообщений в байтах должна быть не меньше 14 байт.

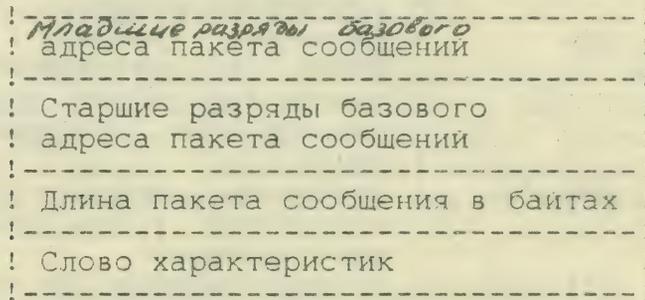


Рис. 43

Формат данных при записи слова в TSDB содержит:

1) разряды с 1 по 15 - разряды адреса пакета команды с 15 по 2;

2) разряды 0, 1 - разряды адреса 16 и 17 соответственно.

Контроллер дополняет два младших разряда TSDB нулями, а 16 и 17 разряды адреса запоминает в 8 и 9 разрядах TSSR соответственно.

Содержимое TSDB не сбрасывается по сигналу начальной установки комплекса и при инициализации.

Запись байта в TSDB служит для программного доступа в оперативную память контроллера НМЛ-К (RAM) емкостью 1К X 8 бит.

Запись в старший байт TSDB служит для записи адреса RAM, при этом контроллер НМЛ-К выполняет:

- чтение ячейки RAM по адресу, записанному в старшем байте TSDB;

- запись прочитанных из RAM данных в младший байт TSDB.

Описание разрядов слова характеристик приведено в табл. 51. Разряды 0-3, 8-15 не используются, записывается 0.

Таблица 51

Разряд	Наименование	Назначение
4	ERI	Если разряд не установлен, то при получении команды "освобождение буфера сообщения" контроллер только устанавливает бит SSR
5	EAI	Если разряд не установлен, то переход НМЛ-К из системного режима в автономный или наоборот не вызывает прерывания CPU. Если разряд установлен, то при возникновении условия ATTN контроллер пересылает пакет сообщения и выставляет прерывание (если оно разрешено) как только получает доступ к пакету сообщения
6	ENB	Если разряд установлен одновременно с разрядом ESS, а лента позиционирована на "BOT", то выполнение команды "пропуск файла"

Продолжение табл. 51

Разряд	Наименование	Назначение
7	ESS	вперед" заканчивается, если первая запись после "BOT" - маркер файла Установка разряда вызывает завершение команды "пропуск маркера" в случае обнаружения записи двойного маркера. В противном случае выполнение команды завершается после пропуска заданного числа маркеров или по достижению метки "BOT"

Пакет сообщения

Формат пакета сообщения приведен на рис.44.

Заглавное слово
Длина сообщения в байтах
Остаток байтов/зон/маркеров
XST0
XST1
XST2
XST3

Рис.44

Описание разрядов заглавного слова пакета сообщения приведено в табл.53. Разряды 5-7, 12 - 14 не используются, записывается 0.

Таблица 53

Разряд	Наименование	Назначение
0-4	тип сообщения	Соответствует безошибочному завершению команды (код завершения команды TC0, TC2)
	10000 (END)	
	10001 (FAIL)	Соответствует невыполнению команды (код завершения команды TC3)
	10010 (ERR)	Соответствует выполнению команды с ошибкой (код завершения команды TC4-7)
	10011 (ATTN)	Соответствует возникновению условия ATTN (код завершения TC1)
8-11	код класса 0	Устанавливается по условию ATTN, либо в случае неверно заданного пакета команды (тип сообщения FAIL)
	1	Соответствует ошибкам ILC, ILA, NBA и типу сообщения FAIL
	2	Соответствует ошибкам NEF и WLE и типу сообщения FAIL
15	ACK	Установка разряда означает, что пакет сообщения доступен программе

Описание разрядов, дополнительных слов состояний
приведено в табл.54-57.

Таблица 54

Разряд	Наименование	Назначение
0	EOT	Устанавливается, если лента продвигается мимо головки за маркер конца ленты (на 10 дорожке) (EOT) в прямом направлении. Сбрасывается по команде инициализации либо после выполнения команды обратного движения ленты, когда головка перейдет на 9 дорожку. При выполнении команды записи вызывает установку ТС2
1	BOT	Установка бита указывает, что лента позиционирована на маркере начала ленты (BOT), которая является точкой начала загрузки. Устанавливается, если лента проходит "BOT" во время выполнения команды обратного движения, вызывает установку ТС2. Если лента позиционирована на "BOT" и задана команда обратного движения, то устанавливается ТС3
2	WLK	Устанавливается, если кассета запрещена для записи
3	-	Не используется, записывается 0
4	VCK	Устанавливается после инициализации, а также при переходе НМЛ-К из автономного режима в системный. Вызывает установку СТЗ, если задана команда, связанная с движением ленты значением одноименного бита в последнем пакете команды
6	ONL	Установка бита означает, что НМЛ-К в системном режиме
7	MOT	Устанавливается, если при выполнении последней команды лента приводилась в движение
8	ILA	Устанавливается, если неверно задан адрес буфера данных в команде пересылки или адрес пакета сообщения, и вызывает установку ТС3
9	ILC	Неверный код в пакете команд
10	NEF	Устанавливается, если заданная команда не может быть выполнена по одной из причин: 1) задана команда обратного движения ленты в то время как лента позиционирована на "BOT"; 2) в пакете команды, требующей движения ленты, не установлен бит SVC в то время как НМЛ-К в автономном режиме; 3) задана команда записи, когда кассета запрещена для записи. Установка разряда вызывает завершение команды по ТС3

Продолжение табл.54

Разряд	Наименование	Назначение
11	WLE	Устанавливается, если задана команда записи при наличии запрета записи, вызывает установку TC3 и NEF
12	RLL	Устанавливается, если длина записанной на ленте зоны превышает заданное число байт пересылки, вызывает установку TC2
13	LET	Устанавливается при выполнении команды "пропуск маркера ленты вперед" (при условии, что последняя команда "установка характеристик" содержала бит разрешения останова по LET) в случае, если обнаружена запись подряд двух маркеров ленты или первая запись после "BOT" - маркер. Вызывает установку TC2
14	RLS	Устанавливается в следующих случаях: 1) при операции чтения длина зоны меньше заданной счетчиком пересылки; 2) при операции пропуска зон обнаружены "BOT" или маркер ленты; 2) при операции пропуска маркеров ленты обнаружены "BOT" или двойной маркер. Вызывает установку TC2
15	TMK	Устанавливается, если на ленте обнаружен или записан в результате выполнения команды маркер ленты

Таблица 55

XST1

Разряд	Наименование	Назначение
0	-	Не используется, записывается 0
1	UNK	Устанавливается, если при выполнении команды HML-K выставлен сигнал DER. Вызывает установку TC4
0	-	Не используется, записывается 0
3	EW	Устанавливается, если при выполнении команды лента достигла конца дорожки
4-7	-	Двоичный код номера дорожки, устанавливается в результате чтения байтов уточненного состояния HML-K
8-10	-	Не используются, записывается 0
11	NER	Шум при стирании
12	CRS	Складка ленты
13,14	-	Не используются, записывается 0
15	DLT	Устанавливается, если при выполнении команды чтения буфер FIFO оказывается заполненным, либо при выполнении команды записи - пустым

Таблица 56

XST2

Разряд	Наименование	Назначение
0-7		После чтения состояния НМЛ-К содержит младший байт адреса ошибки. После выполнения команды "запись характеристик" устанавливаются: 0-6 - версия микропрограммы контроллера 7="1" - 22-разрядный адрес МПИ; "0" - 18-разрядный адрес МПИ
8-11		Устанавливается код 2, который служит идентификатором типа НМЛ-К
12	SPB	Устанавливается, если в байте 8 уточненного состояния НМЛ-К код разрядов 1 и 2 не равен "0"
13	DHF	Устанавливается, если в байте 0 уточненного состояния НМЛ-К код разрядов 1 и 2 не равен "0"
14	DCF	Устанавливается, если обнаружена ошибка интерфейса НМЛ-К. Вызывает установку ТС7
15	OPM	Устанавливается, если выполненная команда связана с движением ленты

Таблица 57

XST3

Разряд	Наименование	Назначение
0	RIB	Устанавливается, если при выполнении команды, требующей обратного движения ленты, обнаруживается "ВОТ" и лента останавливается
1,2	-	Не используются, записывается 0
3	STP	Устанавливается, если при чтении ленты обнаруживается отсутствие или неверная запись опознавательной серии. Вызывает установку ТС6
4	TCH	Отсутствие сигнала тахометра
5	REV	Устанавливается, если заданная команда требует обратного движения ленты
6	OPI	Устанавливается, если контроллер задает неверно команду НМЛ-К, если при выполнении чтения, пропуске зон или пропуске маркеров данные на ленте не обнаруживаются на длине 5 м
7	-	Не используется, записывается 0
8-15		После чтения состояния НМЛ-К содержит старший байт адреса ошибки

6. ПЕРСПЕКТИВНЫЕ РАЗРАБОТКИ

Дальнейшее развитие комплексов СМ1425 будет проводиться за счет разработок новых и модернизации освоенных устройств.

В разработке находятся устройства:

Мультиплексор передачи данных МПД СМ1425.8547. МПД имеет 8 каналов передачи данных (стык С2 (VIO)). Скорость передачи данных 50 ... 38400 бит/с. Режим работы - одновременный двухсторонний (дуплекс). Способ передачи данных - последовательный, асинхронный, старт-стопный.

Обмен через интерфейс МПИ:

ввод - программная передача;

вывод - программная и внепроцессорная передача (прямой доступ).

Емкость буферной памяти - 256 слов.

Конструктивно устройство выполнено в виде блока элементов на плате типа Е2.

Адаптер прямого доступа обеспечивает обмен информацией по прямому доступу между оперативной памятью комплекса и 16-разрядным параллельным каналом передачи данных.

Количество каналов - 1.

Скорость передачи до 250 Кслов/с.

Контроллер локальной сети с блоком доступа позволит объединять комплексы СМ1425 в локальную сеть со скоростью обмена 10 Мбит/с.

Закончена разработка вычислительного комплекса СМ1702.

Комплекс 32-разрядный, архитектурно совместим с СМ1700.

Комплекс обеспечивает мультипрограммную работу в режиме реального времени, разделение времени и обеспечивает четыре режима работы: ядро, управление, супервизор, пользователь.

Производительность - 4 млн. коротких команд в секунду.

Комплекс имеет оперативную память 4 Мбайт с возможностью расширения до 8 Мбайт. Внешняя память на магнитных дисках типа "Винчестер" - 140 Мбайт. Внешняя память на магнитной ленте типа "Картридж" - 60 Мбайт.

Комплекс СМ1702 реализован в конструктиве СМ1425.

7. СПЕЦИФИЦИРОВАННЫЕ КОМПЛЕКСЫ

Возможности типовых комплексов могут быть расширены путем создания специфицированных комплексов (ВКС). Состав ВКС определяет потребитель на основе типовых комплексов и согласовывает его с КПО "ЭЛЕКТРОНМАШ". Порядок и сроки согласования определены ОСТ 25 1268-87.

В состав ВКС могут быть включены контроллеры, видеотерминалы, печатающие устройства, накопители на магнитной ленте с учетом количества и типа каналов связи, обеспечиваемых контроллерами, входящими в состав ВКС.

Максимальное количество видеотерминалов в составе ВКС определяется режимом его работы.

СМ1425 обеспечивает одновременную работу в диалоговом режиме 10 видеотерминалов. Большее количество одновременно работающих видеотерминалов приводит к увеличению реактивности системы.

Особенности конструкции ВКС связаны с возможностью применения в его составе блока расширения (БР). В БР входит блок питания, монтажный блок на восемь посадочных мест для установки стандартных БЭ. С тыльной стороны БР имеется место для установки четырех распределительных панелей. Это позволяет установить в БР до четырех устройств типа СМ1425.8540, СМ1425.8544, СМ1425.7009.

Габаритные размеры БР, как и блока базового, 560x200x720 мм. БР связывается с базовым блоком с помощью специального кабеля длиной 830 мм. Кабель связи занимает одно посадочное место в базовом блоке и одно посадочное место в БР.

8. Э Л Е М Е Н Т Н А Я Б А З А

Основу элементной базы комплекса составляют интегральные микросхемы серий большой, средней и малой степени интеграции: КН1831, КР1804, К155, К531, КР559, КР1531, КР573, К581, КР1556 и др.

Микропроцессорная серия КН1831 является основой арифметико-логического узла процессора.

Магистральные элементы (приемники и передатчики МПИ) реализованы микросхемами серии КР1804 и КР559.

Постоянные программируемые запоминающие устройства (ППЗУ) реализованы на микросхемах серии КР573 и К556.

Оперативная память и ББП организованы соответственно на микросхемах серий К565 и КМ132.

9. П Р О Г Р А М М Н О Е О Б Е С П Е Ч Е Н И Е

Операционная система реального времени ОС РВМ

ОС РВМ - операционная система реального времени, обеспечивающая решение широкого класса задач.

Операционная система ОС РВМ ориентирована на магнитные диски и использует их как для сохранения системы и системных файлов, так и в качестве основного носителя данных.

ОС РВМ обеспечивает мультизадачный и мультипрограммный режим выполнения задач реального времени, разделение ресурсов системы на базе приоритетов, временную выгрузку задач из оперативной памяти на магнитный диск.

Параллельное выполнение задач в режиме реального времени обеспечено за счет приоритетной диспетчеризации, структуры разбиения памяти на разделы, временной выгрузки задач на диск, оперативного вмешательства пользователей со своих терминалов в процесс прохождения задач.

Система ОС РВМ может управлять одновременно задачами в реальном масштабе времени и задачами, не зависящими от времени, что позволяет эффективно использовать оборудование комплекса.

ОС РВМ обеспечивает быстрые ответы на запросы внешних устройств. Система или программы, написанные пользователем, могут управлять внешними устройствами с помощью драйверов ввода-вывода, вызываемых непосредственно по сигналам оборудования через векторы прерывания устройств.

Система ОС РВМ содержит возможность кэширования дисков, которая позволяет повысить производительность комплекса за счет хранения в оперативной памяти часто используемых дисковых блоков.

Система ОС РВМ включает программы эмуляции терминала и передачи файлов, обеспечивающие обмен данными между двумя

комплексами, об единенными линиями связи. Физическая связь должна быть установлена через каналы (с интерфейсом ИРПС, стык С2), поддерживаемые в системе ОС РВМ драйвером терминала.

Посредством программы эмуляции терминала пользователь может зарегистрироваться в удаленной системе, которая для него становится главной системой. Кроме того, с помощью этих программ обеспечивается передача файлов между комплексами.

ОС РВМ содержит подсистему учета и использования ресурсов и подсистему реконфигурации.

Важной особенностью применения ОС РВМ является возможность многотерминальной работы. Пользователи могут вводить исходные программы и данные с терминалов. Любой пользовательский терминал можно использовать в качестве командного и вводить с него команды запуска, приостанова, отмены задачи, команды установки некоторых системных параметров. Система включает два интерпретатора командных строк для связи пользователя с системой и вызова системных обслуживающих программ.

ОС РВМ предоставляет возможность работы с загружаемыми драйверами, которые при необходимости можно добавлять или убирать из системы с помощью команд оператора.

Система ОС РВМ содержит средства регистрации ошибок оборудования, которые позволяют следить за работой оборудования в системе, регистрируя и накапливая информацию об ошибках оборудования, если они возникают.

Состав и функции

ОС РВМ имеет следующую структуру:
 управляющая система
 системные обслуживающие программы
 системы программирования

Управляющая система

Ядром системы ОС РВМ является управляющая программа, которая создается в процессе генерации системы.

Управляющая программа обеспечивает выполнение следующих основных функций:

- работу с таймером (часами)
- организацию ввода-вывода
- ведение системы файлов на внешних запоминающих устройствах
- диалог с оператором, интерпретацию командных строк
- диагностику ошибок
- распределение времени процессора и памяти на основе приоритетов
- круговую диспетчеризацию и режим СВОПИНГА.

Системные обслуживающие программы

Системные обслуживающие программы, входящие в состав операционной системы, позволяют выполнить разнообразные функции по обслуживанию системы, в том числе:

- копирование файлов с одного носителя на другой, объединение, переименование и удаление файлов
- копирование и сравнение носителей
- редактирование символьных файлов
- компоновку задач из объектных модулей и библиотек
- создание, коррекция, извлечение и сохранение библиотек объектных модулей и макробиблиотек

распечатку содержимого файлов различных форматов
 преобразование файлов из форматов системы ДОС и РАФОС в
 форматы файловой структуры ОС РВМ и наоборот
 сравнение исходных файлов с распечаткой различий между
 ними

отладку программ написанных на МАКРОАССЕМБЛЕРЕ в интер-
 активном режиме

изменение файлов образов задач
 коррекцию программ в перемещаемом двоичном объектном
 модуле

проверку файловой структуры тома
 поиск дефектных блоков на диске
 копирование файлов содержащихся на диске с файловой
 структурой, на ленту или на диск

распечатку состояния системных таблиц, областей памяти
 в случае "краха" системы.

Системы программирования

Для написания программ, подлежащих выполнению под
 управлением ОС РВМ, пользователь может использовать следу-
 ющие языки программирования:

МАКРОАССЕМБЛЕР

ФОРТРАН

БЕЙСИК

КОБОЛ

ПАСКАЛЬ

Примечание. Непосредственно в систему ОС РВМ, поставля-
 емую с комплексом, включен только МАКРОАССЕМБЛЕР. Другие
 языки программирования поставляются по отдельному договору.

10. УСЛОВИЯ ЭКСПЛУАТАЦИИ

10.1 Требования к помещению

Для установки СМ1425 не требуется специальное
 помещение.

Условия эксплуатации комплекса:

температура окружающего воздуха - $+(20\pm 5)$ С;

относительная влажность воздуха - (60 ± 15) %;

атмосферное давление - от 84 до 107 кпа (от 630 до
 800 мм рт. ст.).

Агрессивные примеси в помещении должны отсутствовать.

Вибрация пола в помещении не должна превышать 0,1 мм по
 амплитуде и 25 Гц по частоте.

Дополнительные требования к помещению для установки ВКС
 определены в эксплуатационной документации на дополнительные
 устройства, входящие в комплекс.

10.2 Требования к системе электропитания и заземления

Электропитание комплекса осуществляется от однофазной
 сети переменного тока напряжением 220 В, частотой (50 ± 1) гц
 с допустимым отклонением от номинального значения от +10 %
 до минус 15 % и с несинусоидальностью формы напряжения не
 более 5,0 %.

Подвод сети переменного тока от силового щита к розет-
 кам электропитания комплекса (в том числе видеотерминала и
 печатающего устройства) осуществляется тремя изолированными
 проводниками (ФАЗА, НУЛЬ и ЗАЩИТНОЕ ЗАЗЕМЛЕНИЕ от щита),
 имеющими площадь сечения каждого проводника не менее

2,5 мм . Длина проводников от силового щита до розеток не должна превышать 10 м.

Розетки, используемые для подвода сети переменного тока к комплексу, должны быть установлены на подрозетники из диэлектрического материала.

Сопrotивление растеканию тока перемычек защитного заземления должно быть не более 0,1 Ом.

Система электропитания комплекса обеспечивает защиту от коротких замыканий сети электропитания.

10.3 Организация технического обслуживания

При эксплуатации комплекса не требуется специальный обслуживающий персонал.

Комплексное централизованное обслуживание (КЦО): ввод в эксплуатацию, техническое обслуживание и ремонт комплекса осуществляют пуско-наладочные предприятия.

КПО "ЭЛЕКТРОНМАШ" предоставляет комплект ремонтной документации (в том числе электрические схемы электронных устройств, листинги диагностических тестов) по отдельному заказ-наряду.

10.4 Организация обучения

Обучение специалистов по техническому обслуживанию комплексов СМ1425, а также подготовку инженеров-программистов по эксплуатации СМ1425 проводит киевский учебно-вычислительный центр КПО "ЭЛЕКТРОНМАШ" (КУВЦ).

По вопросам обучения обращаться по адресу:
252164, г.Киев, ул.Осенняя, 35 КУВЦ тел.444-04-08, 444-23-77

11. ТЕХНИЧЕСКИЙ СЕРВИС

Завод-изготовитель комплексов СМ1425 обеспечивает:

Консультацию по применению комплексов в конкретных условиях;

различные виды информации для выбора конкретной конфигурации комплекса и необходимых дополнительных устройств;

поставку заказчику дополнительных устройств в установленном порядке.

СО Д Е Р Ж А Н И Е

Аннотация.....	2
1. Назначение и области применения.....	3
2. Архитектура.....	4
2.1. Система прерываний.....	26
2.2. Система памяти СМ1425.....	27
3. Системный интерфейс.....	31
4. Типовые комплексы.....	55
4.1. Состав.....	55
4.2. Конструкция.....	59
5. Описание устройств.....	62
5.1. Процессор.....	62
5.2. Модуль оперативный запоминающий.....	62
5.3. Внешняя память.....	66
5.3.1. Накопители на магнитных дисках.....	66
5.3.2. Накопители на гибких магнитных дисках.....	67
5.3.3. Контроллер НМД и НГМД СМ1425.5140.....	67
5.3.4. Накопители на магнитной ленте.....	74
5.3.5. Контроллер НМЛ-П СМ1425.5021.....	75
5.4. Видеотерминалы.....	91
5.4.1. Видеотерминал СМ7238.....	91
5.4.2. Видеотерминал СМ7233.....	92
5.5. Печатающие устройства.....	93
5.5.1. Печатающее устройство СМ6329.02М.....	93
5.5.2. Устройство алфавитно-цифровое параллельной печати (АЦПУ) СМ6362.....	94
5.6. Программное управление видеотерминалами и печатающими устройствами.....	95
5.6.1. Контроллер интерфейсов групповой СМ1425.7009.....	95
5.6.2. Мультиплексоры передачи данных МПД СМ1425.8540, СМ1425.8544.....	104
5.7. Устройство согласования системных интерфейсов СМ1425.4511.....	108
5.8. Таймер программируемый СМ1425.2012.....	109
5.9. Адаптер дистанционной связи синхронный СМ8545.....	110
5.10. Внешняя память на магнитной ленте.....	114
5.10.1. Накопитель СМ5314.....	114
5.10.2. Контроллер НМЛ-К СМ1425.5020.....	116
6. Перспективные разработки.....	123
7. Специфицированные комплексы.....	123
8. Элементная база.....	124
9. Программное обеспечение.....	124
10. Условия эксплуатации.....	126
10.1. Требования к помещению.....	126
10.2. Требования к системе электропитания и заземления.....	126
10.3. Организация технического обслуживания.....	127
10.4. Организация обучения.....	127
11. Технический сервис.....	127